

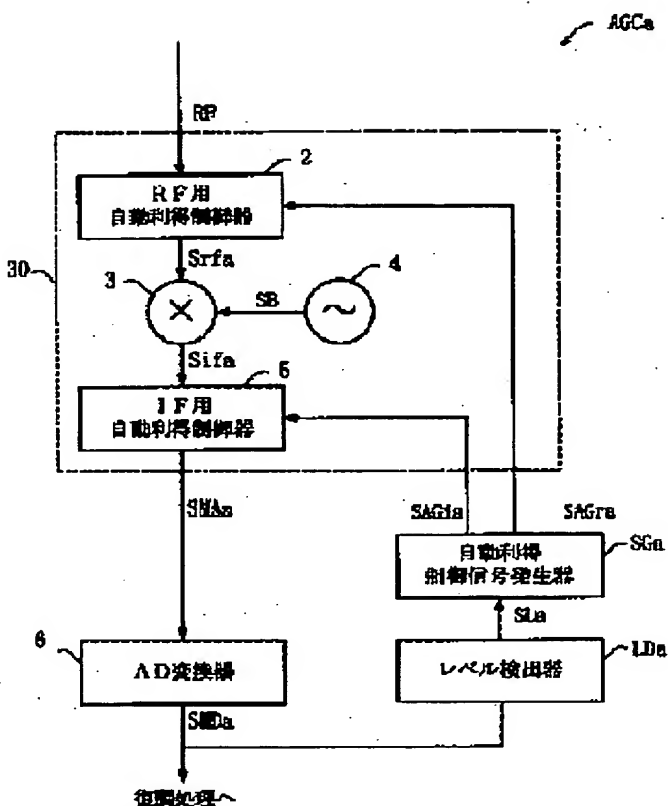
AUTOMATIC GAIN CONTROLLER

Patent number: JP2002084205
Publication date: 2002-03-22
Inventor: KONISHI TAKAAKI; AZAGAMI YASUSHI; UEDA KAZUYA; TOKUNAGA NAOYA; KATO HISAYA; OZEKI HIROAKI
Applicant: MATSUSHITA ELECTRIC IND CO LTD
Classification:
- international: H04B1/26; H03G3/20; H04B1/16; H04N5/52
- european:
Application number: JP20010186736 20010620
Priority number(s): JP20010186736 20010620; JP20000190904 20000626

Report a data error here

Abstract of JP2002084205

PROBLEM TO BE SOLVED: To provide an automatic gain controller with a higher dynamic range without losing the performance against adjacent channel disturbance and intermodulation distortion disturbance. **SOLUTION:** In an automatic gain control amplifier (AGCa), an RF automatic gain controller (2) controls a gain of a wireless frequency band signal (Srf), frequency converters (3, 4) convert a signal (Srf) with a wireless frequency band into a signal (Sifa) with an intermediate frequency band, an IF automatic gain controller (5) controls a gain of the intermediate frequency band signal (Sifa), a level detector (Lda) detects a signal level of the intermediate frequency band signal (Sifa) to generate a level signal (SLa), and automatic gain control signal generators (Sga, SGb) control the IF automatic gain controller (5) and the RF automatic gain controller (2) individually on the basis of level signals (SLa, SLb).



THIS PAGE BLANK (USPTO)

(19)日本国特許庁(JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2002-84205

(P2002-84205A)

(43)公開日 平成14年3月22日(2002.3.22)

(51)Int. Cl. ⁷	識別記号	F I	テ-マ-ト*(参考)		
H 0 4 B	1/26	H 0 4 B	1/26	A	5C026
H 0 3 G	3/20	H 0 3 G	3/20	A	5J100
				E	5K020
H 0 4 B	1/16	H 0 4 B	1/16	R	5K061
				Z	
審査請求 未請求 請求項の数5		O L	(全23頁)		最終頁に続く

(21)出願番号 特願2001-186736(P2001-186736)

(22)出願日 平成13年6月20日(2001.6.20)

(31)優先権主張番号 特願2000-190904(P2000-190904)

(32)優先日 平成12年6月26日(2000.6.26)

(33)優先権主張国 日本(JP)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 小西 孝明

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(72)発明者 阿座上 裕史

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(74)代理人 100098291

弁理士 小笠原 史朗

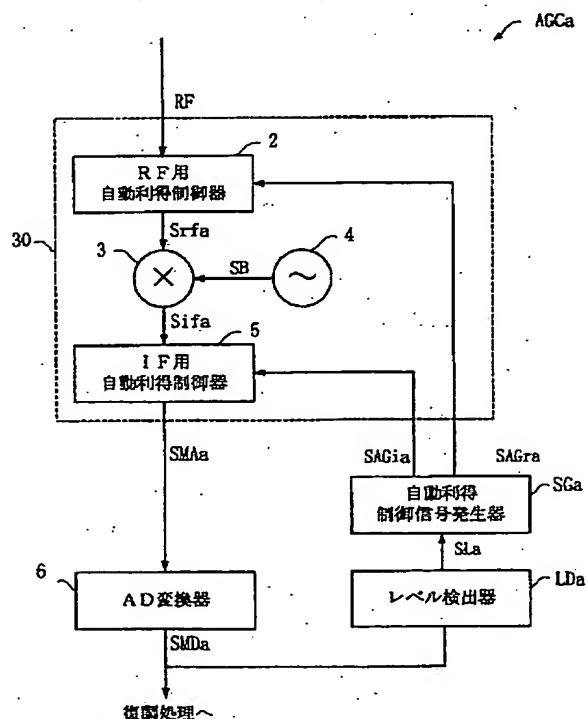
最終頁に続く

(54)【発明の名称】自動利得制御装置

(57)【要約】

【課題】 隣接チャンネル妨害および相互変調歪み妨害の性能を損なわずに、より大きなダイナミックレンジを有する自動利得制御器を提供する。

【解決手段】 自動利得制御増幅器(AGCa)において、RF用自動利得制御器(2)は無線周波数帯域信号(Srf)の利得を制御し、周波数変換器(3、4)は無線周波数帯域の信号(Srfa)を中間周波数帯域の信号(Sifa)に周波数変換し、IF用自動利得制御器(5)は中間周波数帯域信号(Sifa)の利得を制御し、レベル検出器(LDa)は利得が制御された中間周波数帯域信号(Sifa)の信号レベルを検出してレベル信号(SLa)を生成し、自動利得制御信号発生器(SGa、SGb)はレベル信号(SLa、SLb)に基づいてRF用自動利得制御器(2)とを個別にIF用自動利得制御器を制御する。



【特許請求の範囲】

【請求項 1】 無線周波数帯域信号の利得を制御する R F 用自動利得制御手段と、
前記無線周波数帯域の信号を中間周波数帯域の信号に周波数変換する周波数変換手段と、
前記中間周波数帯域信号の利得を制御する I F 用自動利得制御器と、
前記利得が制御された中間周波数帯域信号の信号レベルを検出してレベル信号を生成するレベル検出手段と、
前記レベル信号に基づいて、前記 R F 用自動利得制御手段を制御するための R F 用自動利得制御信号と、前記 I F 用自動利得制御手段を制御するための I F 用自動利得制御信号とを生成する自動利得制御信号発生手段とを備え、当該 R F 用自動利得制御手段と当該 I F 用自動利得制御手段を個別に制御できることを特徴とする自動利得制御装置。

【請求項 2】 前記自動利得制御信号発生手段は、
前記レベル信号が第 1 の所定レベル以下のレベルを示すときは、前記 R F 用自動利得制御手段の利得を最大値に固定すると共に前記 I F 用自動利得制御手段の利得を変化させ、
前記レベル信号が前記第 1 の所定レベルより大きくかつ第 2 の所定レベル以下のレベルを示すときは、前記 I F 用自動利得制御器の利得を第 1 の所定値に固定すると共に前記 R F 用自動利得制御手段の利得を変化させ、そして、
前記レベル信号が前記第 2 の所定レベル以上のレベルを示すときは、前記 R F 用自動利得制御手段の利得を第 2 の所定値に固定すると共に前記 I F 用自動利得制御手段の利得を変化させることを特徴とする、請求項 1 に記載の自動利得制御装置。

【請求項 3】 前記自動利得制御信号発生手段は、前記レベル信号が第 3 の所定レベル以下のレベルを示すときは、前記 R F 用自動利得制御手段の利得を最大値に固定し、
前記レベル信号が前記第 3 の所定レベルより大きくかつ第 4 の所定レベル以下のレベルを示すときは、前記 R F 用自動利得制御手段の利得を変化させ、
前記レベル信号が前記第 4 の所定レベルより大きいレベルを示すときは、前記 R F 用自動利得制御手段の利得を第 3 の所定値に固定し、
前記レベル信号が第 5 の所定レベル以下のレベルを示すときは、前記 I F 用自動利得制御手段の利得を変化させ、
前記レベル信号が前記第 5 の所定レベルより大きくかつ第 6 の所定レベル以下のレベルを示すときは、前記 I F 用自動利得制御手段の利得を第 4 の所定値に固定し、
前記レベル信号が前記第 6 の所定レベル以上より大きいレベルを示すときは、前記 I F 用自動利得制御手段の利得を変化させることを特徴とする、請求項 1 に記載の自

動利得制御器。

【請求項 4】 前記 R F 用自動利得制御手段と前記 I F 用自動利得制御手段の利得を変化させる部分と固定する部分の切り換えポイントのパラメータと、前記 R F 用自動利得制御手段の利得が変化する部分の R F 入力信号レベル対 R F 用自動利得制御信号レベルの傾きパラメータと、前記 I F 用自動利得制御手段の利得が変化する部分の R F 入力信号レベル対 I F 用自動利得制御信号レベルの傾きパラメータを設定するマイコンをさらに有する、請求項 3 に記載の自動利得制御装置。

【請求項 5】 前記無線周波数帯域信号に対応して前記 R F 用自動利得制御手段の利得を変化させる部分と固定する部分の切り換えポイントのパラメータと、当該無線周波数帯域信号に対応して前記 I F 用自動利得制御手段の利得を変化させる部分と固定する部分の切り換えポイントのパラメータと、前記 R F 用自動利得制御手段の利得が変化する部分の R F 入力信号レベル対 R F 用自動利得制御信号レベルの傾きパラメータと、前記 I F 用自動利得制御手段の利得が変化する部分の R F 入力信号レベル対 I F 用自動利得制御信号レベルの傾きパラメータを設定するマイコンをさらに備える、請求項 3 の自動利得制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はテレビジョン放送、ラジオ放送の特にデジタル放送受信装置に関する。

【0002】

【従来の技術】図 14 に、デジタル放送受信機に従来用いられている自動利得制御装置の構成を示す。自動利得制御装置 A G C は、チューナ 30、A D 変換器 6、レベル検出器 L D、および自動利得制御信号発生器 S G を含む。チューナ 30 は、R F 用自動利得制御器 2、混合器 3、発振器 4、I F 用自動利得制御器 5、および R F 利得制御動作ポイント設定器 40 を含む。

【0003】チューナ 30 において、R F 用自動利得制御器 2 は、R F 利得制御動作ポイント設定器 40 から供給される R F 用自動利得制御信号 S A G r に基づいて、デジタル放送波 R F を自動利得増幅してデジタル放送波 S r f を生成する。混合器 3 は発振器 4 から供給される基準周波数信号 S B に基づいて、デジタル放送波 S r f を周波数変換して中間周波信号 S i f を生成する。

【0004】I F 用自動利得制御器 5 は、R F 利得制御動作ポイント設定器 40 から供給される I F 用自動利得制御信号 S A G i に基づいて、中間周波信号 S i f を利得制御増幅して変調されたアナログ信号 S M A を生成する。つまり、チューナ 30 は、アンテナで受信したデジタル放送波 R F を周波数変換および増幅して変調されたアナログ信号 S M A を生成する。

【0005】A D 変換器 6 は、変調されたアナログ信号 S M A をアナログデジタル変換して、変調されたデジタ

ル信号SMDを生成する。変調されたデジタル信号SMDは後続の復調処理へ出力されると共にレベル検出器LDに出力される。

【0006】レベル検出器LDは、変調されたデジタル信号SMDに基づいて、変調されたデジタル信号SMDの平均レベルを検出して、レベル信号SLを生成する。なお、レベル信号SLは、IF用自動利得制御器5の出力、つまり変調されたアナログ信号SMAのレベルに相当する。

【0007】自動利得制御信号発生器SGは、レベル信号SLに基づいて、自動利得制御信号SAGを生成する。なお、自動利得制御信号SAGは、RF用自動利得制御器2とIF用自動利得制御器5の利得を制御する制御信号である。

【0008】RF利得制御動作ポイント設定器40は、自動利得制御信号SAGに基づいて、IF用自動利得制御器5を制御するIF用自動利得制御信号SAGiと、RF用自動利得制御器2を制御するRF用自動利得制御信号SAGrを生成する。

【0009】図15に、レベル検出器LDの詳細な構成を示す。レベル検出器LDは、減算器12、加算器13、遅延器14、およびビットシフト15（図においては、「 2^{-n} 」と表示）を含む。なお、 n はシフトビット数である。加算器13および遅延器14は積分器100を構成している。ビットシフト15は、例えば128=2⁷個のデータから平均値を求める場合には、 $n=7$ に設定される。また、2048=2¹²個のデータから平均値を求める場合には、 $n=12$ に設定される。AD変換器6から入力される変調されたデジタル信号SMDは、減算器12でビットシフト15から出力される平均化信号 $Y/2^n$ で減算されて積分器100に出力される。

【0010】図16に、自動利得制御信号発生器SGの詳細な構成を示す。自動利得制御信号発生器SGは、減算器16、リファレンス値付与器17、乗算器18、定数付与器19、積分器22、レベル変換器LC、PWM（パルス幅変調器）42、およびローパスフィルタ43を含む。積分器22は、加算器20および遅延器21を含む。レベル変換器LCは、乗算器23、反転係数付与器24、加算器38、および補償係数付与器39を含む。

【0011】減算器16は、レベル検出器LDから出力されるレベル信号SLとリファレンス値付与器17から供給される所定のリファレンス値Rとの誤差を算出して、誤差信号SEを生成する。なお、本明細書においては、説明の簡便化のために、信号およびパラメータを適宜符号で表現する。乗算器18は、減算器16で算出された誤差信号SEに、定数付与器19から供給される定数Gを乗算して、 $G \cdot SE$ を生成して積分器22に出力する。

【0012】積分器22は、乗算器18から入力される

$G \cdot SE$ を遅延器21で1制御サイクルだけ遅延させた後に、加算器20で現時点の乗算器18からの入力に加算することによって、 $G \cdot SE$ を積分する。なお、この積分結果は、遅延器21から積分化信号Zとして、加算器20およびレベル変換器LCに出力される。なお、1制御サイクルとは、上述の従来の自動利得制御器および後述の本発明にかかる自動利得制御器と、それらの構成要素において連続して行われる制御処理の1シーケンスを言う。そして、1制御サイクル期間とは1制御サイクルの実行に要する時間であり、ある制御サイクルが開始した後に、次の制御サイクルが開始されるまでの期間を言う。

【0013】レベル変換器LCにおいては、乗算器23は反転係数付与器24から供給される「-1」で乗算することで、積分器22から入力される積分化信号Zの正負を反転して、 $-Z$ を生成する。加算器38は、補償係数付与器39から供給される補償係数OBを、乗算器23から入力される $-Z$ に加算して、 $-Z + OB$ を生成する。PWM42は、加算器38から入力される $-Z + OB$ のパルス幅変調して矩形波信号Srを生成する。ローパスフィルタ43は、PWM42から入力される矩形波信号Srから低周波成分を抽出して所定の制御電圧を有する自動利得制御信号SAGを生成する。結果、チューナ30、レベル検出器LD、および自動利得制御信号発生器SGの間で形成されるループ利得が調整される。

【0014】以下に、レベル変換器LCについて簡単に説明する。レベル変換器LCは、積分器22から出力される積分化信号ZがPWM42で処理を施される前に、正しく利得制御ができるように、積分化信号Zの値を標準化するために設けられている。そのために、反転係数付与器24は所定の負の値の反転係数を乗算器23に付与して、積分化信号Zの正負を反転する。補償係数付与器39は、PWM42の処理の便宜上、反転された積分化信号Z（ $-Z$ ）の値が正または0になるように補償する所定の値を有する補償係数OBを供給する。

【0015】補償係数OBの値は、反転係数付与器24により供給される反転係数と積分器22の出力ビット数に基づいて決められる。いま、反転係数が-1、積分器22の出力ビット数が12の場合を例に述べる。つまり、積分化信号Zは-2048から+2047の間の値である。補償係数OBを積分器22の出力ビット数である12ビット（ $OB=2048$ ）に設定すると、加算器38から出力される $-Z + OB$ の値は、0から+4095の間に収まる。

【0016】誤差信号SEがゼロの場合は、加算器38から出力される $-Z + OB$ の値は、+2048（OB）である。誤差信号SEの値が負の場合は、 $-Z + OB$ の値は、0から+2047の間に収まる。このようにして、デジタル放送波Srfの平均レベルに応じて、正しく利得制御できるように構成されている。

【0017】つまり、ある一定の時間が経過し、積分器22の出力が収束すると、積分器22の出力が12ビットの場合には、デジタル放送波RFの値に応じて、大別して以下に示す3通りの値を有する信号がPWM42に入力される。

【0018】先ず、デジタル放送波RFの平均レベルがリファレンス値付与器17のRで設定される基準値より大きい場合は、積分器22の出力は正の値となり、PWM42には2048未満の値が入力される。

【0019】デジタル放送波RFの平均レベルがリファレンス値付与器17のRで設定される基準値と同じ場合は、PWM42には2048の値が入力される。デジタル放送波RFの平均レベルがリファレンス値付与器17のRで設定される基準値より小さい場合は、PWM42には2049以上の値が入力される。

【0020】図17に、PWM42に入力される $-Z+OB$ の値に対応する、矩形波信号Srの波形を示す。PWM42では、入力される $-Z+OB$ の値に合わせて、矩形波信号Srのパルスの幅を変化させている。例えばPWM42に入力される $-Z+OB$ の値が4095の場合は、波形W1が示すように常に1の値を有する矩形波信号Srが出力される。PWM42に入力される $-Z+OB$ の値が2048の場合は、波形W2が示すように2回に1回の割合で1の値を有する矩形波信号Srが出力される。そして、PWM42に入力される値が0の場合は、波形W3が示すように常に0の値を有する矩形波信号Srが出力される。

【0021】そして、矩形波信号Srはローパスフィルタ43を通して直流電圧に変換されて自動利得制御信号SAGが生成される。そして、自動利得制御信号SAGは、RF利得制御動作ポイント設定器40に出力される。

【0022】RF利得制御動作ポイント設定器40は、自動利得制御信号SAGの値が所定値以下になったときに、RF自動利得制御器2の利得が減衰しはじめるようなRF用自動利得制御信号SAGrを発生させると共に、IF用自動利得制御器5の利得が常に変化するようなIF用自動利得制御信号SAGiを発生させる。

【0023】図15および図16に、任意の制御サイクルtにおけるレベル検出器LDおよび自動利得制御信号発生器SGの内部において生成される各種信号処理を模式的に示す。なお、本明細書においては、従来技術に限らず本発明の実施形態の説明に関しても、制御サイクルをtで表す。つまり、ある制御サイクルtに対して過去或いは未来の制御サイクルはそれぞれ、tに自然数を加減することによって表される。このように、制御サイクルtは、相対時刻を表すパラメータでもある。また、説明の簡便化のために、必要に応じて制御サイクルtを単に「t」と呼ぶと共に、各信号およびパラメータをその符号で表現するものとする。

【0024】図15に示すように、レベル検出器LDの減算器12においては、AD変換器6から出力されたSMD(t)からビットシフト15から出力された平均化信号 $Y(t+1)/2^n$ が減算されて、 $SMD(t) - Y(t+1)/2^n$ が生成される。

【0025】積分器100の加算器13では、減算器12から出力される $SMD(t) - Y(t+1)/2^n$ が遅延器14から出力される積分化信号 $Y(t+1)$ と加算されて、 $SMD(t) - Y(t+1)/2^n + Y(t+1) = SMD(t) + Y(t+1)(1 - 2^{-n})$ が生成される。

【0026】遅延器14では、加算器13から出力される $SMD(t) + Y(t+1)(1 - 2^{-n})$ を1制御サイクルtだけ遅延させて、積分化信号 $Y(t+1)$ が生成される。

【0027】ビットシフト15では、所定の値を有するシフトビット数nだけシフトして、平均化信号 $Y(t+1)/2^n$ が生成される。この平均化信号 $Y(t+1)/2^n$ は、レベル検出器LDに入力される変調されたデジタル信号SMDを2n個のデータ値に基づいて求めた平均値に相当する。この意味において、シフトビット数nはビットシフト15による平均値を求めるデータの必要数を規定する。つまり、2nがレベル検出器LDに入力される変調されたデジタル信号SMDの平均値を求めるために必要なデータ数であり、シフトビット数nは平均化係数である。以降、2nを平均化データ数と呼ぶ。

【0028】次に、図16に示すように、自動利得制御信号発生器SGの減算器16においては、レベル検出器LDから出力されるのレベル信号SLから、リファレンス値付与器17から出力されるのリファレンス値Rが減算されて、誤差信号SE(t)が生成される。

【0029】乗算器18では、減算器16から出力されるSE(t)が、定数付与器19から出力される定数Gで乗算されて、 $G \cdot SE(t)$ が生成される。

【0030】積分器22の加算器20では、乗算器18から出力される $G \cdot SE(t)$ が遅延器21から出力される積分化信号Z(t+1)と加算されて、 $G \cdot SE(t) + Z(t+1)$ が生成される。

【0031】遅延器21では、加算器20から出力される $G \cdot SE(t) + Z(t+1)$ を1制御サイクルtだけ遅延させて、積分化信号Z(t+1)が生成される。

【0032】レベル変換器LCの乗算器23では、遅延器21から入力される積分化信号Z(t+1)が反転係数付与器24から入力される反転係数「-1」で乗算されて、 $-Z(t+1)$ が生成される。

【0033】加算器38では、乗算器23から出力される $-Z(t+1)$ に、補償係数付与器39から出力される補償係数OBが加算されて $-Z(t+1) + OB$ が生成される。

【0034】PWM42は、レベル変換器LCから出力される $-Z(t+1)+OB$ をパルス幅変調して、矩形波信号Srを生成する。ローパスフィルタ43は、PWMから出力される矩形波信号Srから、低域周波成分を抜き出し安定した所望のレベルに落ち着かせて、自動利得制御信号SAGを生成する。

【0035】図18に、上述の自動利得制御装置AGCにおいて、デジタル放送波RFのレベルに対するRF用自動利得制御器2の利得の変化とIF用自動利得制御器5の利得の変化を示す。同図において、縦軸VAは最大利得からの減衰量(dB)を示し、横軸LRFはデジタル放送波RFのレベルを示す。また、実線LRはRF用自動利得制御器2の利得の減衰度を示し、点線LIはIF用自動利得制御器5の利得の減衰度を示している。同図から明らかなように、減衰度0のとき、RF用自動利得制御器2およびIF用自動利得制御器5の利得は最大である。デジタル放送波RFの大きさが $-78\text{ dBm} \sim -5\text{ dBm}$ の区間では主にRF用自動利得制御器2により利得を減衰させ、減衰量は少ないがIF用自動利得制御器5でも利得を減衰させている。

【0036】一方、デジタル放送波RFの大きさが -78 dBm 未満または -5 dBm 以上の場合、IF用自動利得制御器5のみで利得を減衰させている。RF用自動利得制御信号対RF自動利得制御器の減衰度の傾きが、IF用自動利得制御信号対IF自動利得制御器の減衰度の傾きより大きいので、デジタル放送波RFのレベルが $-78\text{ dBm} \sim -5\text{ dBm}$ の区間では主にRF用自動利得制御器2で利得を減衰させる動作が行われる。

【0037】また、デジタル放送波RFのレベルが -78 dBm 以下では、RF用自動利得制御器2の利得が減衰しないようにRF用自動利得制御信号SAGRを発生させる。デジタル放送波RFのレベルが -5 dBm 以上では、RF自動利得制御器2では利得を減衰できなくなるため、自動的にIF用自動利得制御器5によって利得が制御されるようになる。

【0038】このような制御を行う理由は、デジタル放送波RFのレベルに応じて、RF用自動利得制御器2およびIF用自動利得制御器5の利得をそれぞれ適正に調整する必要があるからである。つまり、デジタル放送波RFが -78 dBm 以下の弱電界においてはチューナ30でC/N(Carrier to Noise)が劣化しないようにする必要がある。そのため、チューナ30の雑音指数が良い状態、つまりRF自動利得制御器2の利得が最大になるように制御される。

【0039】一方、デジタル放送波RFのレベルが大きくなるにつれて、混合器3での混変調歪妨害特性を良くして、隣接チャンネル妨害性能を上げる必要がある。そのために、デジタル放送波RFのレベルが -78 dBm 以上では主にRF自動利得制御器2の利得を減衰させ、混合器3に入力される信号レベルが大きくならな

に抑圧し、RF用自動利得制御器2が利得制御できる最大値を超えてから(デジタル放送波RFの大きさが -5 dBm 以上)はIF用自動利得制御器5を動作させる。

【0040】図19に、特許第2699698号公報および特許第2778260号公報において提案されている自動利得制御装置における、デジタル放送波RFのレベルに対するRF用自動利得制御器2の利得の変化とIF用自動利得制御器5の利得の変化を示す。同図においても、縦軸VAは最大利得からの減衰量(dB)を示し、横軸LRFはデジタル放送波RFのレベルを示す。また、実線LRはRF用自動利得制御器の利得を減衰度を示し、点線LIはIF用自動利得制御器の利得の減衰度を示している。

【0041】これらの自動利得制御器においては、例えばデジタル放送波のレベルが -50 dBm のときの混変調歪妨害特性を良くし、隣接チャンネル妨害性能を上げるには以下に述べるようにする。まず、デジタル放送波RFのレベルが -78 dBm 以下では、RF用自動利得制御器(特許第2699698号公報では低雑音増幅器と記載、特許第2778260号公報では第1の利得制御回路と記載)の利得を最大にして、IF用自動利得制御器を減衰させる。そして、 -78 dBm 以上では、IF用自動利得制御器の利得を一定にして、RF用自動利得制御器を減衰させる。つまりデジタル放送波RF用自動利得制御器の最大減衰量は 65 dB 、IF用自動利得制御器の最大減衰量は 17 dB で、受信機の利得変化量つまりダイナミックレンジは 82 dB となる。

【0042】しかしながら、地上波デジタル放送受信機で映像をテレビで映し出すことのできる受信レベルは $-85\text{ dBm} \sim -5\text{ dBm}$ でダイナミックレンジは 90 dB である。つまり、RF用自動利得制御器とIF用自動利得制御器の両方でRF入力信号のレベルを制御するには、マージンを必要とするため、実際には 100 dB のダイナミックレンジが必要になる。また、 100 dB のダイナミックレンジを確保するために、図20に示すようにIF用自動利得制御器の最大減衰量を 35 dB にすることも考えられる。

【0043】しかしながら、IF用自動利得制御器の最大減衰量を 35 dB にするには以下に述べるようにする。まず、デジタル放送波RFのレベルが -60 dBm 以下では、RF用自動利得制御器の利得を最大にして、IF用自動利得制御器を減衰させる。そして、 -60 dBm 以上では、IF用自動利得制御器の利得を一定にして、RF用自動利得制御器を減衰させる。そのため、デジタル放送波のレベルが -50 dBm のときのRF用自動利得制御器2の減衰量が 13 dB となり、混合器3に入力される信号レベルが大きくなる。結果、デジタル放送波のレベルが例えば -50 dBm のときの混変調歪妨害特性の劣化が大きくなることにより隣接チャンネル妨害性能が大きく劣化する。

【0044】

【発明が解決しようとする課題】 上述のように、図18に示すRF用自動利得制御器2の利得の変化とIF用自動利得制御器5の利得の変化を有する従来の自動利得制御装置AGCにおいては、RF用自動利得制御器2の利得が減衰しているデジタル放送波RFのレベル範囲（入力変調信号が $-78 \sim -5$ dBmで推移）に対して、IF用自動利得制御器5の利得も減衰量は小さいが減衰する。RF用自動利得制御器が動作しているときに、入力変調信号のレベルが -78 dBmから -5 dBmの範囲内の場合、IF用自動利得制御器の利得の減衰量は約7 dB（18 dBから25 dBに）変化している。

【0045】 例えばデジタル放送波RFのレベルが -78 dBmのときのIF用自動利得制御器5の利得の減衰量は18 dBであり、デジタル放送波RFのレベルが -50 dBmのときIF用自動利得制御器5の利得の減衰量は22 dBであるので、4 dB減衰量が増えている。IF用自動利得制御器5の利得がデジタル放送波RFのレベルが $-78 \sim -5$ dBmの範囲において全く減衰しない場合と比較して、デジタル放送波RFのレベルが -50 dBmのときに混合器3に入力される信号レベルが4 dB大きくなり、混変調歪妨害特性の劣化により隣接チャンネル妨害性能が4 dB劣化する問題がある。

【0046】 また、デジタル放送波RFのレベルが -78 dBmのときのIF用自動利得制御器5の利得の減衰量は18 dBであり、デジタル放送波RFのレベルが -5 dBmのときのIF用自動利得制御器5の利得の減衰量は25 dBであるので、7 dB減衰量が増える。IF用自動利得制御器5の利得がデジタル放送波RFのレベルが $-78 \sim -5$ dBmの範囲で全く減衰しない場合と比較して、デジタル放送波RFのレベルが -5 dBmのとき混合器3に入力される信号レベルは7 dB大きくなり、相互変調歪み妨害の性能が7 dB劣化する問題があった。

【0047】 また、特許第2699698号公報および特許第2778260号公報で地上波デジタル放送の信号を受信する場合、隣接チャンネル妨害の性能を良くすると、ダイナミックレンジが小さくなり、ダイナミックレンジを大きくすると混変調歪妨害特性の劣化により隣接チャンネル妨害の性能が大きく劣化する問題があった。

【0048】 本発明は前記の課題を解決するために成されたもので、混変調歪妨害特性の劣化による隣接チャンネル妨害の性能および相互変調歪み妨害の性能を損なうことなく、より大きなダイナミックレンジを有する自動利得制御装置を提供することを目的とする。

【0049】

【課題を解決するための手段および発明の効果】 第1の発明は、無線周波数帯域信号の利得を制御するRF用自動利得制御器と、無線周波数帯域の信号を中間周波数帯

域の信号に周波数変換する周波数変換器と、中間周波数帯域信号の利得を制御するIF用自動利得制御器と、利得が制御された中間周波数帯域信号の信号レベルを検出してレベル信号を生成するレベル検出器と、レベル信号に基づいて、RF用自動利得制御器を制御するためのRF用自動利得制御信号と、IF用自動利得制御器を制御するためのIF用自動利得制御信号とを生成する自動利得制御信号発生器とを備え、RF用自動利得制御器とIF用自動利得制御器を個別に制御できることを特徴とする自動利得制御装置。

【0050】 上記の如く、第1の発明においては、RF用自動利得制御器とIF用自動利得制御器を個別に制御することにより、ダイナミックレンジを大きくしたままで、隣接チャンネル妨害および相互変調歪み妨害の性能を良くすることができる。

【0051】 第2の発明は、第1の発明において、自動利得制御信号発生器は、レベル信号が第1の所定レベル以下のレベルを示すときは、RF用自動利得制御器の利得を最大値に固定すると共にIF用自動利得制御器の利得を変化させ、レベル信号が第1の所定レベルより大きくかつ第2の所定レベル以下のレベルを示すときは、IF用自動利得制御器の利得を第1の所定値に固定すると共にRF用自動利得制御器の利得を変化させ、そして、レベル信号が第2の所定レベルより大きいレベルを示すときは、RF用自動利得制御器の利得を第2の所定値に固定すると共にIF用自動利得制御器の利得を変化させることを特徴とする。上記の如く、第2の発明においては、第1の発明と同様の効果を有するが、よりきめ細やかなダイナミックレンジの設定が可能である。

【0052】 第3の発明は、第1の発明において、自動利得制御信号発生器は、レベル信号が第3の所定レベル以下のレベルを示すときは、RF用自動利得制御器の利得を最大値に固定し、レベル信号が第3の所定レベルより大きくかつ第4の所定レベル以下のレベルを示すときは、RF用自動利得制御器の利得を変化させ、レベル信号が第4の所定レベルより大きいレベルを示すときは、RF用自動利得制御器の利得を第3の所定値に固定し、レベル信号が第5の所定レベル以下のレベルを示すときは、IF用自動利得制御器の利得を変化させ、レベル信号が第5の所定レベルより大きくかつ第6の所定レベル以下のレベルを示すときは、IF用自動利得制御器の利得を第4の所定値に固定し、レベル信号が第6の所定レベルより大きいレベルを示すときは、IF用自動利得制御器の利得を変化させることを特徴とする。

【0053】 上記の如く、第3の発明においては、第2の発明と同様の効果を有する。

【0054】 第4の発明は、第3の発明において、RF用自動利得制御器とIF用自動利得制御器の利得を変化させる部分と固定する部分の切り換えポイントのパラメータと、RF用自動利得制御器の利得が変化する部分の

10

20

30

40

50

R F入力信号レベル対R F用自動利得制御信号レベルの傾きパラメータと、I F用自動利得制御器の利得が変化する部分のR F入力信号レベル対I F用自動利得制御信号レベルの傾きパラメータを設定するマイコンをさらに有する。

【0055】上記の如く、第4の発明においては、第1、第2、および第3の発明と同様の効果に加えて、回路規模を小さくできる。

【0056】第5の発明は、第3の発明において、無線周波数帯域信号に対応してR F用自動利得制御器の利得を変化させる部分と固定する部分の切り換えポイントのパラメータと、無線周波数帯域信号に対応してI F用自動利得制御器の利得を変化させる部分と固定する部分の切り換えポイントのパラメータと、R F用自動利得制御器の利得が変化する部分のR F入力信号レベル対R F用自動利得制御信号レベルの傾きパラメータと、I F用自動利得制御器の利得が変化する部分のR F入力信号レベル対I F用自動利得制御信号レベルの傾きパラメータを設定するマイコンをさらに備える。

【0057】上記の如く、第5の発明においては、第4の発明と同様の効果に加えて、チューナの品質のばらつきの影響を低減できる。

【0058】

【発明の実施の形態】以下に、図1、図2、図3、図4、図5、図6、図7、図8および図9を参照して本発明の第1の実施形態にかかる自動利得制御装置について説明する。その後、図10、図11、図12、および図13を参照して、本発明の第2の実施形態にかかる自動利得制御装置について説明する。

【0059】（第1の実施形態）図1～図9を参照して、本発明の実施形態にかかる自動利得制御装置について説明する前に、先ず本発明の基本的概念について述べる。本発明においては、R F用自動利得制御器とI F用自動利得制御器を個別に制御することにより、広いダイナミックレンジを保ちながら、混変調歪妨害特性の劣化による隣接チャンネル妨害および相互変調歪み妨害の性能の改善を図るものである。

【0060】図1に示すように、本実施形態にかかる自動利得制御装置AGC aは、チューナ30、AD変換器6、レベル検出器LD a、および自動利得制御信号発生器SG aを含む。チューナ30は、アンテナで受信したデジタル放送波R Fを周波数変換および増幅して変調されたアナログ信号SMA aを生成する。チューナ30は、R F用自動利得制御器2、混合器3、発振器4、およびI F用自動利得制御器5を含む。

【0061】チューナ30において、R F用自動利得制御器2は、自動利得制御信号発生器SG aから供給されるR F用自動利得制御信号SAG r aに基づいて、デジタル放送波R Fを自動利得増幅してデジタル放送波S r f aを生成する。混合器3は発振器4から供給される基

準周波数信号SBに基づいて、デジタル放送波S r f aを周波数変換して中間周波信号S i f aを生成する。I F用自動利得制御器5は、R F利得制御動作ポイント設定器40から供給されるI F用自動利得制御信号SAG i aに基づいて、中間周波信号S i f aを利得制御増幅して変調されたアナログ信号SMA aを生成する。

【0062】AD変換器6は、変調されたアナログ信号SMA aをアナログデジタル変換して、変調されたデジタル信号SMD aを生成する。変調されたデジタル信号SMD aは後続の復調処理へ出力されると共にレベル検出器LD aに出力される。レベル検出器LD aは、変調されたデジタル信号SMD aの平均レベルを検出して、レベル信号SL aを生成する。なお、レベル信号SL aは、I F用自動利得制御器5の出力、つまり変調されたアナログ信号SMA aの平均レベルを示す。

【0063】自動利得制御信号発生器SG aは、レベル信号SL aに基づいて、I F用自動利得制御信号SAG i aとR F用自動利得制御信号SAG r aを生成する。図2を参照して、レベル検出器LD aの詳細な構成を示す。レベル検出器LD aは、図15を参照して説明した、自動利得制御装置AGCを構成するレベル検出器LDと同様に、減算器12、加算器13、遅延器14、およびビットシフト15を含む。なお、シフトビット数nも、レベル検出器LDの場合と同じ値（本例においては、 $n=12$ ）である

【0064】図3を参照して、自動利得制御信号発生器SG aについて説明する。自動利得制御信号発生器SG aは、減算器16、リファレンス値付与器17、乗算器18、定数付与器19、積分器22、レベル変換器LC、R F/I F利得制御信号発生器25 a、PWM42 i、PWM42 r、ローパスフィルタ43 i、およびローパスフィルタ43 rを含む。

【0065】リファレンス値付与器17は、チューナ30から出力されるデジタル放送波SMA aが所望の値になるように制御するリファレンス値Rを出力する。定数付与器19は、チューナ30、レベル検出器LD a、および自動利得制御信号発生器SG a間のループ利得を決める定数Gを付与する。積分器22は、加算器20および遅延器21を含む。レベル変換器LCは、乗算器23、反転係数付与器24、加算器38、および補償係数付与器39を含む。

【0066】減算器16は、レベル検出器LD aから入力されるレベル信号SL aとリファレンス値付与器17から供給される所定のリファレンス値Rとの誤差を算出して、誤差信号SE aを生成する。乗算器18は、減算器16で算出された誤差信号SE aに、定数付与器19から供給される定数Gを乗算して、 $G \cdot SE a$ を生成して積分器22に出力する。

【0067】積分器22は、乗算器18から入力される $G \cdot SE a$ を遅延器21で1制御サイクルtだけ遅延さ

せた後に、加算器20で現時点の乗算器18からの入力に加算することによって、 $G \cdot S E a$ を積分する。なお、この積分結果は、遅延器21から積分化信号 $Z a$ として、加算器20およびレベル変換器LCに出力される。

【0068】レベル変換器LCにおいては、乗算器23は反転係数付与器24から供給される「-1」で乗算することで、積分器22から入力される積分化信号 $Z a$ の正負を反転して、 $-Z a$ を生成する。加算器38は、補償係数付与器39から供給される補償係数OBを、乗算器23から入力される $-Z a$ に加算して、 $-Z a + O B$ を生成する。

【0069】RF/IF利得制御信号発生器25は、加算器38から入力される $-Z a + O B$ に基づいて、IFレベル信号SLiとRFレベル信号SLrを生成する。PWM42iは、RF/IF利得制御信号発生器25aから出力されるIFレベル信号SLiをパルス幅変調して、矩形波信号Sriを生成する。ローパスフィルタ43iは、PWM42iから出力される矩形波信号Sriから低周波成分を抽出して、所定の電圧を有するIF用自動利得制御信号SAGiを生成する。PWM42rは、RF/IF利得制御信号発生器25aから出力されるRFレベル信号SLrをパルス幅変調して、矩形波信号Srrを生成する。ローパスフィルタ43rは、PWM42rから出力される矩形波信号Srrから低周波成分を抽出して、RF用自動利得制御信号SAGrを生成する。

【0070】以下に、レベル変換器LCについて簡単に説明する。レベル変換器LCは、積分器22から出力される積分化信号 $Z a$ がRF/IF利得制御信号発生器25aで処理を施される前に、積分化信号 $Z a$ の値が基準値よりも大きい場合にも、正しく利得制御ができるように、積分化信号 $Z a$ の値を標準化するために設けられている。そのために、反転係数付与器24は所定の負の値の反転係数を乗算器23に付与して、積分化信号 $Z a$ の正負を反転する。補償係数付与器39は、RF/IF利得制御信号発生器25の処理の便宜上、反転された積分化信号 $Z a$ ($-Z a$)の値が正または0になるように補償する所定の値を有する補償係数OBを供給する。

【0071】補償係数OBの値は、反転係数付与器24により供給される反転係数と積分器22の出力ビット数に基づいて決められる。いま、反転係数が-1、積分器22の出力ビット数が12の場合を例に述べる。つまり、積分化信号 $Z a$ は-2048から+2047の間の値である。補償係数OBを積分器22の出力ビット数である12ビット ($O B = 2048$)に設定すると、加算器38から出力される $-Z a + O B$ の値は、0から+4095の間に収まる。

【0072】積分器22の出力 $Z a$ がゼロの場合は、加算器38から出力される $-Z a + O B$ の値は、+204

8 (OB) である。積分器22の出力 $Z a$ が負の場合は、 $-Z a + O B$ の値は、0から+2047の間に収まる。積分器22の出力 $Z a$ が正の場合は、 $-Z a + O B$ の値は、+2049から+4095の間に収まる。このようにして、デジタル放送波RFの平均レベルに応じて、正しく利得制御できるように構成されている。

【0073】つまり、ある一定の時間が経過し、積分器22の出力が収束すると、積分器22の出力が12ビットの場合には、デジタル放送波RFの値平均レベルに応じて、大別して以下に示す3通りの値を有する信号がRF/IF利得制御信号発生器25に入力される。

【0074】デジタル放送波RFの平均レベルがリファレンス値付与器17のRで設定される基準値より大きい場合は、積分器22の出力は正の値となり、RF/IF利得制御信号発生器25aには2048未満の値が入力される。

【0075】デジタル放送波RFの平均レベルがリファレンス値付与器17のRで設定される基準値と同じ場合は、RF/IF利得制御信号発生器25aには2048の値が入力される。

【0076】デジタル放送波RFの平均レベルがリファレンス値付与器17のRで設定される基準値より小さい場合は、RF/IF利得制御信号発生器25aには2049以上の値が入力される。

【0077】図4に、RF/IF利得制御信号発生器25aに入力される信号 ($-Z a + O B$) に対するRFレベル信号SLrとIFレベル信号SLiの関係を示す。なお、縦軸は、RFレベル信号SLrおよびIFレベル信号SLiのレベルを示し、横軸はRF/IF利得制御信号発生器25aに入力される積分化信号 $Z a + O B$ の値を示す。さらに、実線LRはRFレベル信号SLrを示し、点線LIはIFレベル信号SLiを示している。さらに、横軸におけるX1、およびX2は、RFレベル信号SLrおよびIFレベル信号SLiの特性が変化するときの $Z a + O B$ の値を示している。

【0078】同図において、IFレベル信号SLiは、 $Z a + O B$ の値が0からX1に増加するまで所定の率で増大する。つまり、点線LIは所定の傾きaifで延在する。そして、X1からX2までの間は、IFレベル信号SLiの値は一定である。そして、X2から4095の間は、再び所定の率 (aif) で増大する。

【0079】一方、RFレベル信号SLrは、 $Z a + O B$ の値は0からX1までの間は、0のままで一定で変化しない。つまり、実線LRは傾き0で延在する。そして、X1からX2までの間はRFレベル信号SLrは所定の率で増大して、X2で4095に到達する。そして、X2から4095の間は、4095のままで一定で変化しない。

【0080】実線LRが代表するRFレベル信号SLrの特性は、次式(1)、(2)、(3)、(4)、およ

び(5)で表現され、点線IFが代表するレベル信号SLiは次式(6)、(7)、(8)、(9)、および(10)で表現される。なお、以下の式において、yは図4における縦軸、つまりRFレベル信号SLrおよびIFレベル信号SLiの値に相当する。そして、xは図4における横軸、つまりRF/IF利得制御信号発生器25aに入力される信号-Za+OBの値に相当する。

【0081】なお、以下に述べる図4に関する説明にお*

$$y=0 \quad (X1 \geq x)$$

【0083】

$$y=arf \cdot x + brf$$

【0084】

$$y=4095 \quad (x > X2)$$

【0085】

$$arf=4095 / (X2 - X1)$$

【0086】

$$brf=-4095 \cdot X1 / (X2 - X1)$$

【0087】

$$y=aif \cdot x \quad (X1 \geq x)$$

【0088】

$$y=aif \cdot X1 \quad (X2 \geq x > X1)$$

【0089】

$$y=aif \cdot x + bif \quad (x > X2)$$

【0090】

$$aif=4095 / (4095 + X1 - X2)$$

【0091】

$$bif=(X1 - X2) / (4095 + X1 - X2)$$

【0092】デジタル放送波RFを低いレベルから徐々に変化させたときに、RFレベル信号SLrおよびIFレベル信号SLiの変化について以下に述べる。デジタル放送波RFが最小レベルのときRF/IF利得制御信号発生器25aに入力されるxの値は最大の4095となり、RFレベル信号SLrおよびIFレベル信号SLiのレベルは共に最大の4095となる。その後、デジタル放送波RFの入力レベルが徐々に大きくなると、RF/IF利得制御信号発生器25aに入力される値xが4095から徐々に下がる。

【0093】RF/IF利得制御信号発生器25に入力される値が $X2 < x \leq 4095$ ではRFレベル信号SLrは式(3)にしたがって4095で常に一定となる。そして、IFレベル信号SLiは式(8)にしたがって4095から徐々に減少する。

【0094】さらにRF入力信号が大きくなり、RF/IF利得制御信号発生器25に入力される値Xが $X1 < x \leq X2$ ではIFレベル信号SLiは式(7)にしたがって $y=aif \cdot X1$ (ここで式(9)にしたがって $aif=4095 / (4095 + X1 - X2)$)で常に一定となる。そして、RFレベル信号SLrは式(2)にしたがって4095から徐々に減少する。

【0095】さらにRF入力信号(-Za+OB)が大

*いては、簡便化のために必要に応じて、RF/IF利得制御信号発生器25aに入力される信号-Za+OBの値を単に「値x」と表現し、RFレベル信号SLrおよびIFレベル信号SLiの値を単に「値y」と呼ぶものとする。また下記の式(2)および(12)における「brf」と、式(8)および式(18)における「bif」は、それぞれ定数である。

【0082】

$$\dots\dots (1)$$

$$\dots\dots (2)$$

$$\dots\dots (3)$$

$$\dots\dots (4)$$

$$\dots\dots (5)$$

$$\dots\dots (6)$$

$$\dots\dots (7)$$

$$\dots\dots (8)$$

$$\dots\dots (9)$$

$$\dots\dots (10)$$

きくなり、RF/IF利得制御信号発生器25aに入力される値が $0 < x \leq X1$ ではRFレベル信号SLfは式(1)にしたがって0で常に一定となり、IFレベル信号SLiは式(6)にしたがって $y=aif \cdot x$ (ここで $aif=4095 / (4095 + X1 - X2)$)から徐々に減少する。

【0096】なお、RFレベル信号SLrおよびIFレベル信号SLiは、それぞれPWM42rおよびPWM42iでパルス幅変調された後に、ローパスフィルタ43rおよび、ローパスフィルタ43iを通して直流電圧に変換されて、RF用自動利得制御信号SAGRとIF用自動利得制御信号SAGiとして、RF用自動利得制御器2とIF用自動利得制御器5の利得を制御していることは上述の通りである。

【0097】図5に、本自動利得制御装置AGCにおける、デジタル放送波RFのレベルに対するRF用自動利得制御器2の利得の変化とIF用自動利得制御器5の利得の変化を示す。同図において、縦軸VAは最大利得からの減衰量(dB)を示し、横軸LRFはデジタル放送波RFのレベルを示す。また、実線LRはRF用自動利得制御器2の減衰度を示し、点線LIはIF用自動利得制御器5の減衰度を示している。

【0098】同図から明らかなように、デジタル放送波

RFのレベル(LRF)が -50 dBm のときのRF用自動利得制御器2の減衰量(LR)は 29 dB であり、従来の自動利得制御装置AGCにおける 25 dB (図18)と比べて、 4 dB 大きい。これは、本発明にかかる自動利得制御装置AGCにおいては、混合器3に入力されるレベルが従来の自動利得制御装置AGCと比べて 4 dB 小さいことを意味している。つまり、本発明においては、従来の自動利得制御装置AGCにおいては、混変調歪妨害により混合器3で性能劣化していた隣接チャネル妨害の性能を 4 dB 改善できる。

【0099】さらに、本発明においては、デジタル放送波RFの入力レベル(LRF)が -10 dBm のときのRF用自動利得制御器2の減衰量(LR)は 65 dB であり、従来の自動利得制御装置AGCにおける 59 dB (図18)と比べて、 6 dB 大きい。これは、本発明にかかる自動利得制御装置AGCaにおいては、混合器3に入力されるレベルが従来の自動利得制御装置AGCと比べて 6 dB 小さいことを意味している。つまり、本発明においては、強電界時に混合器3で発生する相互混変調歪み妨害の性能が改善される。

【0100】次に、図6、図7、図8、および図9を参照して、上述の自動利得制御装置AGCaの変形例について説明する。本変形例にかかる自動利得制御装置AGCa'においては、RF/IF利得制御信号発生器25aがRF/IF利得制御信号発生器25a'に置き換えられている点を除いて、自動利得制御装置AGCaと同様に構成されているので、その構成についての説明および図示は省く。また、RF/IF利得制御信号発生器25a'は、RF/IF利得制御信号発生器25aと動作が若干異なる。これに付いては、以下に説明する。

【0101】図6を参照して、RF/IF利得制御信号発生器25a'の動作について説明する。同図においては、前述の図4におけるのと同様に、RF/IF利得制御信号発生器25aに入力される信号 $(-Za+OB)$ に対するRFレベル信号SLrとIFレベル信号SLiの関係を示す。なお、縦軸yは、RFレベル信号SLrおよびIFレベル信号SLiのレベルを示し、横軸xはRF/IF利得制御信号発生器25に入力される積分化*

$$y=0 \quad (X3 \geq x)$$

【0106】

$$y=arf \cdot x + brf \quad (X4 \geq x > X3) \quad \dots \dots (12)$$

【0107】

$$y=4095 \quad (x > X4) \quad \dots \dots (13)$$

【0108】

$$arf=4095 / (X4 - X3) \quad \dots \dots (14)$$

【0109】

$$brf=-4095 \cdot X3 / (X4 - X3) \quad \dots \dots (15)$$

【0110】

$$y=aif \cdot x \quad (X5 \geq x) \quad \dots \dots (16)$$

【0111】

*信号Za+OBの値を示す。さらに、実線LRはRFレベル信号SLrを示し、点線LIはIFレベル信号SLiを示している。

【0102】同図から明らかなように、RF/IF利得制御信号発生器25a'においては、RFレベル信号SLrが変化するRF/IF利得制御信号発生器25a'の入力の値xを $X3 < x \leq X4$ に設定する。そして、RFレベル信号SLrが常に一定となるRF/IF利得制御信号発生器25a'の入力の値xを $X4 < x \leq 4095$ と、 $x \leq X3$ とに設定する。IFレベル信号SLiが変化するRF/IF利得制御信号発生器25a'の入力の値xを $X6 < x \leq 4095$ と、 $x \leq X5$ とに設定する。そして、RFレベル信号SLrが一定となるRF/IF利得制御信号発生器25の入力の値xを $X5 < x \leq X6$ に設定できる。

【0103】入力に対するRFレベル信号SLrとIFレベル信号SLiに関して、上述のRF/IF利得制御信号発生器25a'においては、RFレベル信号SLrが一定の値(図6では $X4 < x \leq 4095$ 、 $x \leq X3$)のときにはIFレベル信号SLiの値が変化する。そして、IFレベル信号SLiが一定の値(図6では $X5 < x \leq X6$)のときにはRFレベル信号SLrの値が変化する。 $X3 < x \leq X5$ と $X6 < x \leq X4$ のときにはRFレベル信号SLrとIFレベル信号SLiの両方の値が変化する。つまり、RF/IF利得制御信号発生器25aにおいては、RFレベル信号SLrとIFレベル信号SLiは連動して制御される。これに対して、RF/IF利得制御信号発生器25a'においては、RFレベル信号SLrとIFレベル信号SLiは独立して制御できる。

【0104】なお、RF/IF利得制御信号発生器25a'において、実線LRで表されるRFレベル信号SLrの特性は次式(11)、(12)、(13)、(14)、および(15)で表現され、点線LIで表されるIFレベル信号SLiの特性は次式(16)、(17)、(18)、(19)、および(20)で表現される。

【0105】

$$\dots \dots (11)$$

$$\dots \dots (12)$$

$$\dots \dots (13)$$

$$\dots \dots (14)$$

$$\dots \dots (15)$$

$$\dots \dots (16)$$

19

$$y = aif \cdot X5 \quad (X6 \geq x > X5) \quad \dots \quad (17)$$

【0112】

$$y = aif \cdot x + bif \quad (x > X6) \quad \dots \quad (18)$$

【0113】

$$aif = 4095 / (4095 + X5 - X6) \quad \dots \quad (19)$$

【0114】

$$bif = (X5 - X6) / (4095 + X5 - X6) \quad \dots \quad (20)$$

【0115】次に図6を参照して、本変形例において、デジタル放送波RFを低いレベルから徐々に変化させたとき時のRFレベル信号SLrおよびIFレベル信号SLiの状態を説明する。同図においても、上述の図4におけるのと同様に、縦軸は、RFレベル信号SLrおよびIFレベル信号SLiのレベルを示し、横軸はRF/IF利得制御信号発生器25a'に入力される積分化信号Za+OBの値を示す。さらに、実線LRはRFレベル信号SLrを示し、点線LIはIFレベル信号SLiを示している。さらに、横軸におけるX3、X4、X5、およびX6は、RFレベル信号SLrおよびIFレベル信号SLiの特性が変化するときのZa+OBの値を示している。

【0116】デジタル放送波RFが最小レベルのときRF/IF利得制御信号発生器25に入力される値xは最大の4095となり、RFレベル信号SLrとIFレベル信号SLiは共に最大の4095となる。そこから徐々にデジタル放送波RFが大きくなると、RF/IF利得制御信号発生器25a'に入力される値xが4095から徐々に下がり、RF/IF利得制御信号発生器25a'に入力される値xが $x4 < x \leq 4095$ ではRFレベル信号SLrは式(13)にしたがって4095で常に一定となり、IFレベル信号SLiは式(18)にしたがって4095から徐々に減少する。

【0117】さらにデジタル放送波RFが大きくなり、RF/IF利得制御信号発生器25に入力される値xが $X6 < x \leq X4$ ではRFレベル信号SLrは式(12)にしたがって4095から徐々に減少し、IFレベル信号SLiは式(18)にしたがって徐々に減少する。 $X6 < x \leq X4$ においてはRFレベル信号SLrとIFレベル信号SLiが共に変化している。さらにデジタル放送波RFが大きくなり、RF/IF利得制御信号発生器25に入力される値xが $X5 < x \leq X6$ では、RFレベル信号SLrは式(12)にしたがって徐々に減少する。そして、IFレベル信号SLiが式(17)にしたがって $y = aif \cdot X5$ (ここで $aif = 4095 / (4095 + X5 - X6)$)で常に一定となる。

【0118】さらにデジタル放送波RFが大きくなり、RF/IF利得制御信号発生器25a'に入力される値xが $X3 < x \leq X5$ ではRFレベル信号SLrは式(12)にしたがって徐々に減少し、IFレベル信号SLiも式(16)にしたがって $y = aif \cdot X5$ (ここで $aif = 4095 / (4095 + X5 - X6)$)から徐々に

20

に減少する。 $X3 < x \leq X5$ においてはRFレベル信号SLrとIFレベル信号SLiが共に変化している。さらにデジタル放送波RFが大きくなり、RF/IF利得制御信号発生器25a'に入力される値xが $0 < x \leq X3$ ではRFレベル信号SLrが式(11)にしたがって0で常に一定となり、IFレベル信号SLiは式(16)にしたがって徐々に減少する。

【0119】図7を参照して、図6において $X4 = X6$ に設定したときの本発明のデジタル放送波RFの入力レベル対RF用自動利得制御器2の減衰度特性とデジタル放送波RFの入力レベル対IF用自動利得制御器5の減衰度特性について説明する。

【0120】チューナ30の品質のばらつきにより、RF自動利得制御器2の減衰量(RF自動利得制御器の利得)が個々のチューナ30によって異なる場合がある。例えば従来の自動利得制御装置AGCにおいては、図9に示すようにRF自動利得制御器2の最大利得減衰量が51dBになる場合や、図19に示すようにRF自動利得制御器2の最大減衰量が65dBとなる場合などがある。本発明の実施形態にかかる自動利得制御装置AGCaにおいても、図9に示すようにRF自動利得制御器2の最大利得減衰量が51dBの場合や、図5に示すようにRF自動利得制御器2の最大減衰量が65dBとなる場合が考えられる。

【0121】上述の自動利得制御装置AGCaにおいて、チューナ30のRF自動利得制御器2の減衰量にはばらつきがある場合、図8に示すようにRF自動利得制御器2の減衰量が最小のものに合わせて、RF/IF利得制御信号発生器25aの制御を行う必要がある。つまり自動利得制御器2で減衰できる能力が図5に示すように65dBであったとしても、図9に示すようにチューナ30のRF自動利得制御器2の減衰量が最小値の51dBに合わせて、図4におけるX1およびX2の値を決定する必要がある。

【0122】もしチューナ30のRF自動利得制御器2の減衰量のばらつきを無視して、図5に示すようにRF自動利得制御器2の減衰量が65dBの場合を考え、図4に示すX1およびX2の値を決めた場合には、図4に示すようにRF/IF利得制御信号発生器25a'の入力がRFレベル信号SLrが変化している $X1 < x \leq X1'$ においては、品質のばらつきのあるチューナ30のRF自動利得制御器2の実際の減衰量が51dBを超えるが、RF自動利得制御器2の減衰量が51dBで頭打

ちになってしまう場合がある。

【0123】つまり、図4の $X1 < x \leq X1'$ においてRF自動利得制御器2とIF自動利得制御器5の減衰量が増加しなくなる問題が発生する。またチューナ30のRF自動利得制御器2の減衰量のばらつきを無視して、図5に示すようにRF自動利得制御器2の減衰量が65dBの場合を考え、図4に示す $X1$ および $X2$ の値を決めた場合には、RF自動利得制御器2の減衰量が65dB以上のチューナ30を選別する必要がある、チューナ30のコストアップにもつながる。

【0124】図6に示す本変形例におけるように、RF/IF利得制御信号発生器25aでRFレベル信号SLrとIFレベル信号SLiとを独立して制御した場合、前述の第1の実施形態において生じる問題を解決できる。具体的に述べれば、図7に示すようにデジタル放送波RFの入力レベルが-25dBm〜-10dBmの間も、RF自動利得制御器2とIF自動利得制御器5の両方を動作させることで、デジタル放送波RFの入力レベルが-50dBmに対するRF用自動利得制御器2の減衰量は29dBとなる。

【0125】これは、図14に示した従来の自動利得制御装置AGCにおいてはデジタル放送波RFの入力レベルが-50dBmに対するRF用自動利得制御器2の減衰量は25dBであるのと比べて、本発明の方がRF用自動利得制御器2の減衰量が4dB大きい。つまり、本発明においては、混合器3に入力される信号のレベルが従来と比べて4dB小さくなり、混変調歪妨害により混合器3で性能劣化していた隣接チャンネル妨害の性能が4dB改善される。

【0126】また図18に示す従来例においては、デジタル放送波RFの入力レベルが-10dBmに対するRF用自動利得制御器2の減衰量は59dBである。一方、図7に示す本発明ではデジタル放送波RFの入力レベルが-10dBmに対するRF用自動利得制御器2の減衰量は62dBである。つまり、本発明の方が混合器3に入力されるレベルが3dB小さくなり、混合器3で性能劣化していた相互歪み変調妨害の性能が3dB改善される。

【0127】(第2の実施の形態)次に、図10、および図11を参照して具体的に説明する前に、本発明の第2の実施形態にかかる自動利得制御器の基本的な概念について説明する。図4に示す、第1の実施形態にかかる自動利得制御装置AGCaの特性は、本来は上述の式

(1)、(2)、(3)、(4)、(5)、(6)、(7)、(8)、(9)、および(10)におけるパラメータ $X1$ と $X2$ の値が判れば特定できる。しかし、パラメータ $X1$ および $X2$ の値が判っていても式(2)、(4)、(5)、(6)、(7)、(8)、(9)、および(10)に示す傾きarfおよびaifやy軸との交点brfおよびbifの座標を求めるためには、除算

器が必要であることは式(4)、(5)、(9)、および(10)から自明である。

【0128】一方、パラメータ $X1$ 、 $X2$ 、arf、およびaifの値が判れば、除算器を使用せずに図4に示す特性を求めることができる。よって、パラメータ $X1$ 、 $X2$ 、arf、およびaifを提供設定するマイコンなどのパラメータ設定手段を設けることによって、除算器を必要とせずに所望の利得特性を実現するものである。

10 【0129】本実施形態にかかる自動利得制御装置AGCbは、自動利得制御信号発生器SGaが自動利得制御信号発生器SGbに置き換えられていると共に、マイコン37が新たに設けられている点を除いて、図1に示した自動利得制御装置AGCaと同様に構成されている。なお、自動利得制御信号発生器SGbは、RF/IF利得制御信号発生器25aが、RF/IF利得制御信号発生器25bに置き換えられている点を除いて、自動利得制御信号発生器SGaと同様に構成されている。なお、マイコン37は、図4を参照して説明したパラメータ $X1$ 、 $X2$ 、arf、およびaifを自動利得制御信号発生器SGbに供給設定する手段として設けられている。よって、特に必要のない限り、自動利得制御装置AGCaと共通の部分についての説明は省略すると共に、本実施形態に固有のRF/IF利得制御信号発生器25bについてのみ説明する。

20 【0130】図11を参照して、RF/IF利得制御信号発生器25bについて説明する。RF/IF利得制御信号発生器25bは、大別して、レベル変換器LCからの入力に基づいて、RFレベル信号SLrを生成するRFレベル信号生成器UrとIFレベル信号SLiを生成するIFレベル信号生成器Uiを有する。

【0131】RFレベル信号生成器Urは、減算器47、比較器48、0値付与器49、切り換え器50、乗算器51、およびクリップ回路52を含む。減算器47はレベル変換器LCの加算器38およびマイコン37に接続されている。そして、減算器47は、レベル変換器LCから入力される $-Za + OB$ から、マイコン37から入力される $X1$ を減算して、 $-Za + OB - X1$ を生成する。

40 【0132】RF/IF利得制御信号発生器25bへ入力された $-Za + OB$ の値 x は、減算器47によって $X1$ だけ減算されて、 $-Za + OB - X1$ が生成される。比較器48は、減算器47から出力される $-Za + OB - X1$ の値(レベル)が0以下であるかを判定して、第1のレベル判定信号Sw1を生成する。切り換え器50は0値付与器49の出力ポート、減算器47の出力ポート、および比較器48の出力ポートに接続されている。そして、比較器48から出力される、第1のレベル判定信号Sw1に基づいて、切り換え器50は減算器47或いは0値付与器49のいずれか一方の出力ポート

を選択して、乗算器51の入力ポートに接続する。

【0133】結果、減算器47から供給される $-Za + OB - X1$ 或いは0値付与器49から出力される0値のいずれかが乗算器51に入力される。より詳細に言えば、減算器47の出力が0以下であれば、切り換え器50から0の値が出力され、減算器47の出力が0より大きければ、切り換え器50から減算器47の出力値が出力される。切り換え器50の出力値は乗算器51で arf と掛け合わせ、乗算器51の出力が4095より大きい値になった場合はその値をクリップし、4095の値をRFレベル信号SLrbとして出力する。

【0134】式(1)に関して、 $x \leq X1$ のとき、切り換え器50からは0の値が出力され、乗算器51、およびクリップ回路52を経由したRFレベル信号SLrbの値は0となる。そして、RFレベル信号SLrbは、式(1)、(2)、(3)、(4)、および(5)に関して $X1 < x \leq X2$ のとき、切り換え器50からは減算器47の出力値 $x - X1$ が出力され、乗算器からは $arf \cdot (x - X1)$ が出力される。クリップ回路52からは $arf \cdot (x - X1)$ 、すなわち式(1)、(2)、(3)、(4)、および(5)の $arf \cdot x + brf = arf \cdot (x - X1)$ が出力される。

【0135】そして、式(1)、(2)、(3)、(4)、および(5)に関して、 $X2 \leq x$ のとき、切り換え器50からは減算器47の出力値が出力され、乗算器からは $arf \cdot (x - X1)$ が出力され、クリップ回路52からは $arf \cdot (x - X1)$ のクリップされた値、すなわち4095が出力される。IFレベル信号生成器U1は、減算器53、比較器54(図11において、「 $> X2$ 」と表示)、比較器55(図11において、「 $> X1$ 」と表示)、反転器56、乗算器57、乗算器58、加算器59、切り換え器60、切り換え器61、AND回路62、および切り換え器63を含む。

【0136】RF/IF利得制御信号発生器25bの入力値 x は減算器53により $X2$ で減算されて、 $-Za + OB - X2$ が生成される。比較器54は加算器38から出力される $-Za + OB$ の値(レベル)が $X2$ より大きいかを判定して、第2のレベル判定信号Ssw2を生成する。切り換え器63は、加算器38の出力ポート、減算器53の出力ポート、および比較器54の出力ポートに接続されている。そして、比較器54から出力される第2のレベル判定信号Ssw2に基づいて、切り換え器63は加算器38或いは減算器53のいずれか一方の出力ポートを選択して、乗算器57の入力ポートに接続する。

【0137】つまり、RF/IF利得制御信号発生器25bへ入力される信号の値 x ($-Za + OB$) $> X2$ のときは、切り換え器63は減算器53からの出力値 $x - X2$ ($-Za + OB - X2$)を出力する。そして、 x ($-Za + OB$)が $x \leq X2$ ときは、切り換え器63は

RF/IF利得制御信号発生器25bへの入力値 x ($-Za + OB$)を乗算器57に出力する。乗算器57は切り換え器63からの出力値 x (「 $-Za + OB$ 」または「 $-Za + OB - X2$ 」)と、マイコン37から出力される aif を掛け合わせて、 $(-Za + OB) \cdot aif$ または $(-Za + OB - X2) \cdot aif$ を生成する。

【0138】乗算器58は、共にマイコン37から出力される $X1$ と aif を乗算して、 $aif \cdot X1$ を生成する。加算器59は、乗算器57から出力される $(-Za + OB) \cdot aif$ または $(-Za + OB - X2) \cdot aif$ と、乗算器58から出力される $aif \cdot X1$ を加算して、 $(-Za + OB + X1) \cdot aif$ または $(-Za + OB - X2 + X1) \cdot aif$ を生成する。

【0139】切り換え器60は、乗算器57の出力ポート、加算器59の出力ポート、および比較器54の出力ポートに接続されていると共に、切り換え器61の入力ポートに接続されている。そして、比較器54から出力される第2のレベル判定信号Ssw2に基づいて、加算器59から出力される $(-Za + OB + X1) \cdot aif$ または $(-Za + OB - X2 + X1) \cdot aif$ と、乗算器57から出力される $(-Za + OB) \cdot aif$ または $(-Za + OB - X2) \cdot aif$ のうちの一つを切り換え器61の入力ポートに出力する。

【0140】つまり、RF/IF利得制御信号発生器25bの入力値 x ($-Za + BO$) $> X2$ のときには、切り換え器60は、 $(-Za + OB - X2 + X1) \cdot aif$ を出力する。そして、入力値 x ($-Za + BO$) $\leq X2$ ときには、切り換え器60は、 $(-Za + OB) \cdot aif$ を出力する。

【0141】さらに、比較器55は加算器38から入力される x ($-Za + OB$)が $X1$ より大きいか判定して、第4のレベル信号Ssw4をAND回路62に出力する。反転器56は、比較器54から入力される第2のレベル判定信号Ssw2を反転して、第3のレベル判定信号Ssw3としてAND回路62に出力する。

【0142】加算器38から出力される x ($-Za + OB$)が、 $x > X1$ のときは第4のレベル判別信号Ssw4=1、 x ($-Za + OB$)が、 $x \leq X1$ のときはSsw4=0となる。そして、加算器38から出力される x ($-Za + OB$)が、 $x \leq X2$ のときは第2のレベル判定信号Ssw2=0となり、Ssw3=1となる。そして、 $x > X2$ のときはSsw2=1となるので、Ssw3=0となる。つまり、加算器38から入力される x が、 $X1 < x \leq X2$ のときAND回路の出力(第5のレベル判別信号)Ssw5が1となる。そして、 $X2 < x$ または $x \leq X1$ のときAND回路の出力(第5のレベル判別信号)Ssw5は0となる。

【0143】切り換え器61は、乗算器58の出力ポート、切り換え器60の出力ポート、およびAND回路62の出力ポートに接続されている。そして、AND回路

62から出力される第5のレベル判定信号 S_{sw5} に基づいて、乗算器58から出力される $aif \cdot X1$ か、切り換え器60から出力される $(-Za+OB) \cdot aif$ または $(-Za+OB-X2+X1) \cdot aif$ の一つをIFレベル信号 $SLib$ として、PWM42iに出力する。

【0144】つまり、RF/IF利得制御信号発生器25bへの入力値 x ($-Za+OB$) が $X1 < x \leq X2$ のとき、切り換え器61は乗算器58から出力される $aif \cdot X1$ をIFレベル信号 $SLib$ として出力する。そして、入力値 x ($-Za+OB$) が $x \leq X1$ または $X2 < x$ のときは、切り換え器61は切り換え器60から出力される $(-Za+OB) \cdot aif$ または $(-Za+OB-X2+X1) \cdot aif$ をIFレベル信号 $SLib$ として出力する。

【0145】つまり式(5)、(6)、(7)、(8)、および(9)においてRF/IF利得制御信号発生器25bの入力値 x ($-Za+OB$) が $x \leq X1$ のときは、RF/IF利得制御信号発生器25bの入力値 x ($-Za+OB$) を切り換え器63から出力する。そして、乗算器57で $aif \cdot (-Za+OB)$ を出力し、切り換え器60、切り換え器61を通して、IFレベル信号 $SLib$ の値は $aif \cdot x$ となる。

【0146】式(1)、(2)、(3)、(4)、および(5)においてRF/IF利得制御信号発生器25bの入力値 x が、 $X1 < x \leq X2$ のときは、乗算器58からの出力値 $aif \cdot X1$ が切り換え器61を通して、IFレベル信号 $SLib$ として出力される。

【0147】式(1)、(2)、(3)、(4)、および(5)においてRF/IF利得制御信号発生器25bの入力値 x ($-Za+OB$) $> X2$ のときは、減算器53の出力値 $-Za+OB-X2$ を切り換え器63から出力する。そして、乗算器57で $aif \cdot (-Za+OB-X2)$ を出力し、加算器59から $aif \cdot (-Za+OB-X2+X1)$ を出力し、切り換え器60および切り換え器61を介して、IFレベル信号 $SLib$ の値は $aif \cdot (-Za+OB-X2+X1)$ となる。

【0148】したがって $X1$ および $X2$ の値を決定して、それを元に式(4)、および(9)に基づいて、 arf 、および aif を求め、マイコン37からICバスを通してパラメータ $X1$ 、 $X2$ 、 arf 、 aif を自動利得制御信号発生器SGb内のRF/IF利得制御信号発生器25bに供給するように構成する。結果、RF/IF利得信号発生器25bの回路を構成するために必要であった除算器を削除でき、回路規模を縮小することができる。

【0149】次に、図12、および図13を参照して、上述の第2の実施形態にかかる自動利得制御装置AGCbの変形例について説明する。自動利得制御装置AGCbにおいては除算器を用いずに、図6に示す特性を実現

する方法を提案している。本変形例においても、同様に除算器を用いずに、図6に示す特性を実現する方法を提案するものである。つまり、上述の式(11)、(12)、(13)、(14)、および(15)におけるパラメータ $X3$ と $X4$ の値が判れば、図6に示す自動利得制御装置AGCaの特性を求めることができる。また式(16)、(17)、(18)、(19)、および(20)におけるパラメータ $X5$ と $X6$ のパラメータが判れば、図6に示す特性を求めることができる。

【0150】しかし、パラメータ $X3$ 、 $X4$ 、 $X5$ 、および $X6$ のパラメータが判っていても、式(12)、(14)、(15)、(16)、(17)、(18)、(19)、および(20)における傾き arf 、 aif や y 軸との交点 brf 、および bif の座標を求めるためには、除算器が必要であることは、式(14)、(15)、(19)、および(20)から自明である。しかしながら、パラメータ $X3$ および arf の値が判れば、図6に示すRF/IF利得制御信号発生器入力対RFレベル信号特性を求めることができ、パラメータ $X5$ 、 $X6$ 、および aif の値が判れば、RF/IF利得制御信号発生器入力対IFレベル信号の特性を求めることもできる。よって、パラメータ $X3$ 、 $X5$ 、 $X6$ 、 arf 、および aif を提供設定するマイコンなどのパラメータ設定手段を設けることによって、除算器を必要とせず、に所望の利得特性を実現するものである。

【0151】図13に、このように構成されたRF/IF利得制御信号発生器25b'の各部における処理を図示すると共に、その動作について簡単に説明する。本変形例における自動利得制御装置AGCb'は、パラメータ $X3$ 、 $X5$ 、および $X6$ をマイコンで設定することを除けば、構成および動作ともに自動利得制御装置AGCbと同じである。但し、RF/IF利得制御信号発生器25b'の減算器47は $X1$ の代わりに $X3$ が入力され、減算器53は $X2$ の代わりに $X6$ が入力され、および乗算器58は $X1$ の代わりに $X5$ が入力される。

【0152】結果、比較器54が比較器54cに置き換えられ、比較器55が比較器55cに置き換えられている。なお、加算器38から入力される x ($-Za+OB$) が、 $x > X5$ のときは第4のレベル判別信号 $S_{sw4} = 1$ となり、 x ($-Za+OB$) が、 $x \leq X5$ のときは第4のレベル判別信号 $S_{sw4} = 0$ となる。そして加算器38から入力される x ($-Za+OB$) が、 $x \leq X6$ のときは $S_{sw2} = 0$ となり、 $S_{sw3} = 1$ となる。一方、 $x > X6$ のときは S_{sw2} は1となり、 S_{sw3} は0となる。加算器38から入力される x が $X5 < x \leq X6$ のときAND回路から出力される第5のレベル判別信号 S_{sw5} は1となる。そして、 $X6 < x$ または $x \leq X5$ のときAND回路から出力される第5のレベル判別信号 S_{sw5} は0となる。

【0153】RF/IF利得制御信号発生器25b'に

においては、RF/IF利得制御信号発生器25bの場合と同様に、乗算器35、減算器53、および乗算器58においては、マイコン37から入力されるX3、X5、およびX6に基づいて、式(14)および(19)を用いてarfおよびaifを計算する。そして、マイコン37からICバスを通してパラメータX3、X5、X6、arf、およびaifをRF/IF利得制御信号発生器25b'に渡すことで、RF/IF利得信号発生器25bの場合必要であった除算器を削除でき、回路規模を縮小することができる。

【0154】このように、本発明においては、RF用自動利得制御器の利得が減衰する場合、IF用自動利得制御器の利得を一定にし、IF用自動利得制御器の利得が減衰する場合、RF用自動利得制御器の利得を一定にすることで、チューナのばらつきを考慮した場合を含めて、隣接チャンネル妨害の性能や相互変調歪み妨害の性能を向上することができる。またRF用自動利得制御器とIF用自動利得制御器の動作方法を決定するRF/IF利得制御信号発生器に必要なパラメータをマイコンから設定することにより、回路規模を縮小することもできる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態にかかる自動利得制御装置の構成を示すブロック図である。

【図2】図1に示すレベル検出器の構成を示すブロック図である。

【図3】図1に示す自動利得制御信号発生器の構成を示すブロック図である。

【図4】図1に示すRF/IF利得制御信号発生器の入力対出力特性を示す図である。

【図5】図1に示すRF入力信号レベル対RF用自動利得制御器の減衰度特性およびIF用自動利得制御器の減衰度特性を示す図である。

【図6】図1に示す自動利得制御器の変形例における、RF/IF利得制御信号発生器の入力対出力特性を示す図である。

【図7】図1に示す自動利得制御器の変形例における、RF入力信号レベル対RF用自動利得制御器の減衰度特性およびIF用自動利得制御器の減衰度特性を示す図である。

【図8】図1に示す自動利得制御器の変形例における、チューナの品質ばらつきによりRF用自動利得制御器の減衰度が小さい場合のRF入力信号レベル対RF用自動利得制御器の減衰度特性およびIF用自動利得制御器の減衰度特性を示す図である。

【図9】チューナの品質ばらつきにより、RF用自動利得制御器の減衰度が小さい場合に起こりうるRF入力信号レベル対RF用自動利得制御器の減衰度特性およびIF用自動利得制御器の減衰度特性を示す図である。

【図10】本発明の第2の実施の形態にかかる自動利得

制御装置の構成を示すブロック図である。

【図11】図10に示すRF/IF利得制御信号発生器の構成を示すブロック図である。

【図12】図10に示す自動利得制御器の変形例を示すブロック図である。

【図13】図12に示すRF/IF利得制御信号発生器の構成を示すブロック図である。

【図14】従来の自動利得制御装置の構成を示すブロック図である。

10 【図15】図14に示すレベル検出器の構成を示すブロック図である。

【図16】図14に示す自動利得制御信号発生器の構成を示すブロック図である。

【図17】図14に示す自動利得制御器における、PWM出力波形を示す図である。

【図18】図14に示す自動利得制御器における、RF入力信号レベル対RF用自動利得制御器の減衰度特性およびIF用自動利得制御器の減衰度特性を示す図である。

20 【図19】特許第2699698号公報および特許第2778260号公報に提案されている自動利得制御器において、隣接チャンネル妨害の性能を優先した場合のRF入力信号レベル対RF用自動利得制御器の減衰度特性およびIF用自動利得制御器の減衰度特性を示す図である。

【図20】特許第2699698号公報および特許第2778260号公報に提案されている自動利得制御器において、ダイナミックレンジの性能を優先した場合のRF入力信号レベル対RF用自動利得制御器の減衰度特性およびIF用自動利得制御器の減衰度特性を示す図である。

【符号の説明】

AGC、AGCa、AGCb、AGCb' 自動利得制御器

30 チューナ

2 RF用自動利得制御器

3 AD変換器

4 発信器

5 IF用自動利得制御器

40 6 AD変換器

LD、LDa、LDb レベル検出器

12 減算器

100 積分器

13 加算器

14 遅延器

15 ビットシフト

SG、SGa、SGb、SGc 自動利得制御信号発生器

16、47、53 減算器

50 17 リファレンス値付与器

18、23、51、57、58 乗算器

19 定数付与器

22 積分器

23 乗算器

24 反転係数付与器

37 マイコン

38 加算器

39 補償係数付与器

25 a、25 b、25 b' RF/I F利得制御信号発

生器

42、42 i、42 r パルス幅変調器

43、43 i、43 r ローパスフィルタ

49 0値付与器

50、60、61、63 切り換え器

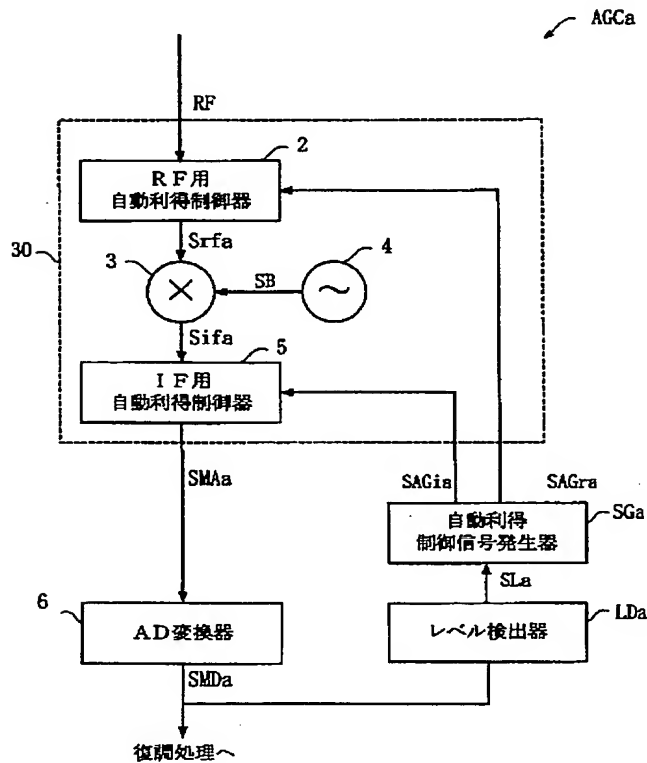
52 クリップ回路

48、54、54 c、55、55 c 比較器

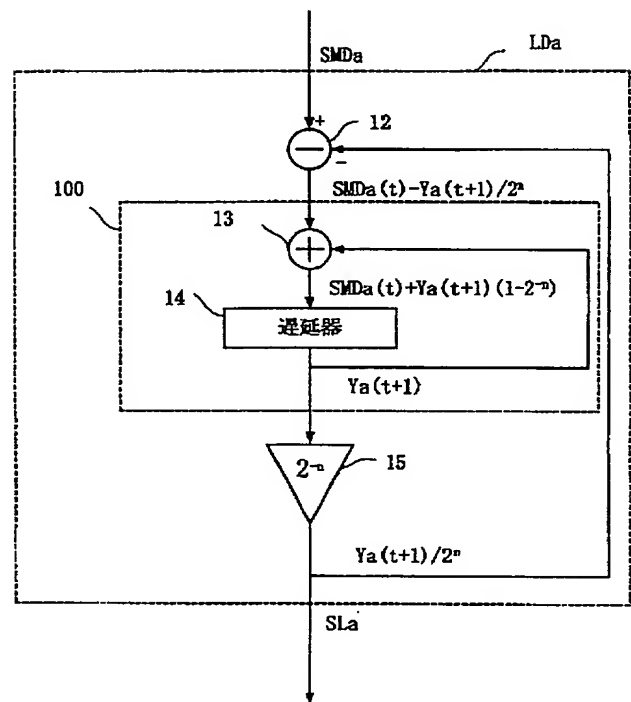
56 反転回路

62 AND回路

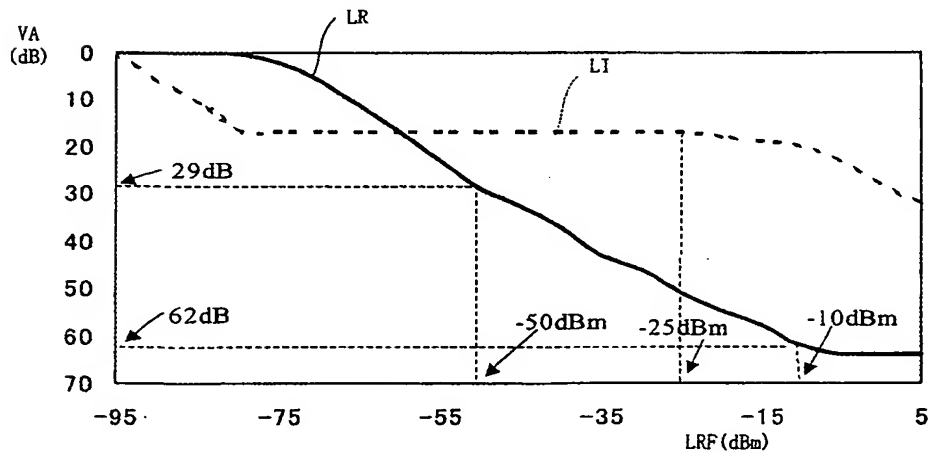
【図1】



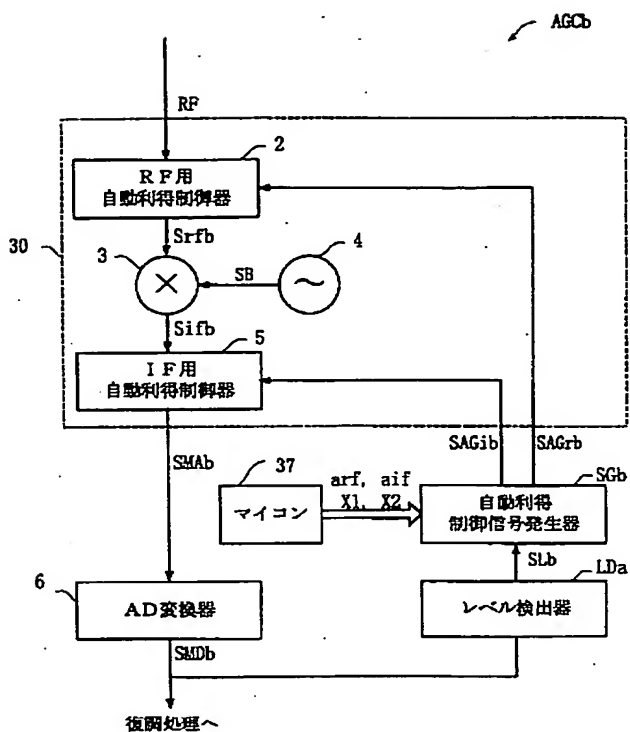
【図2】



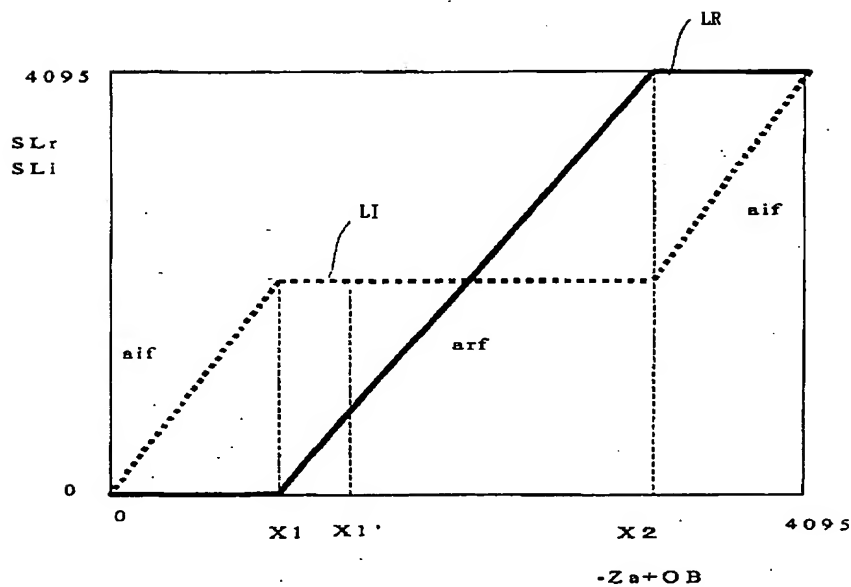
【図7】



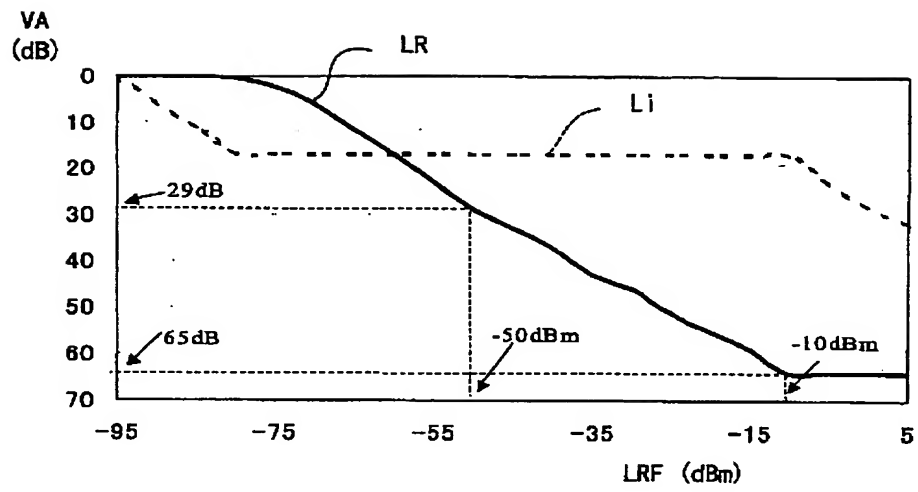
【☒ 1 0】



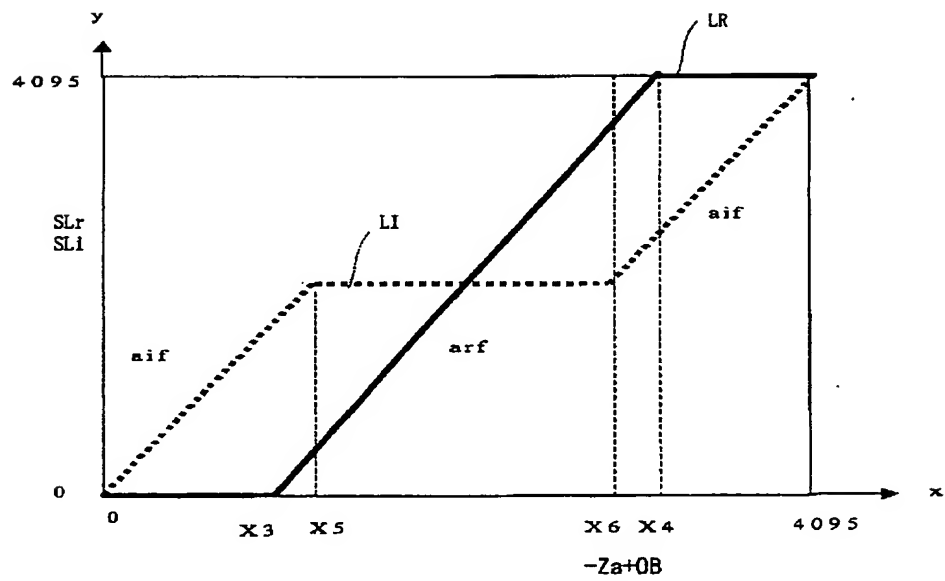
【図 4.】



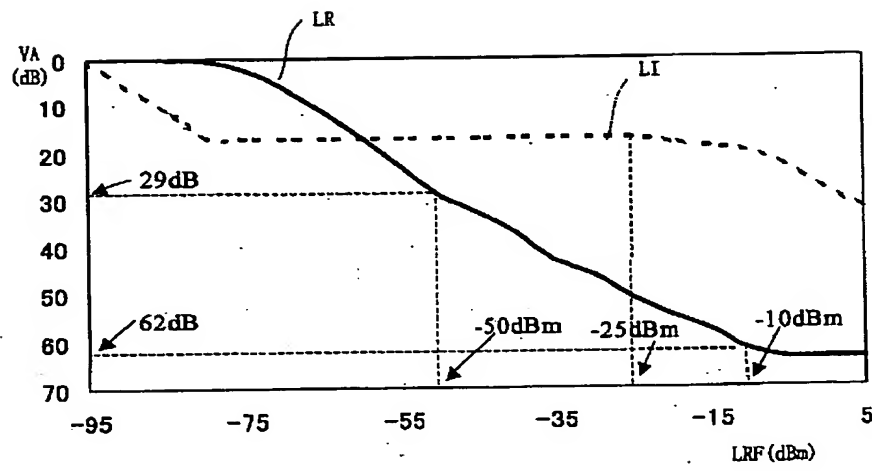
【図5】



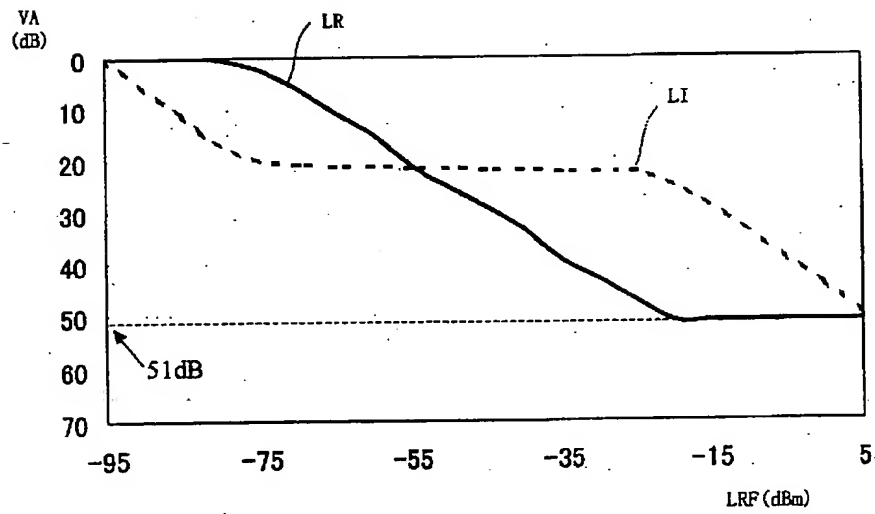
【図6】



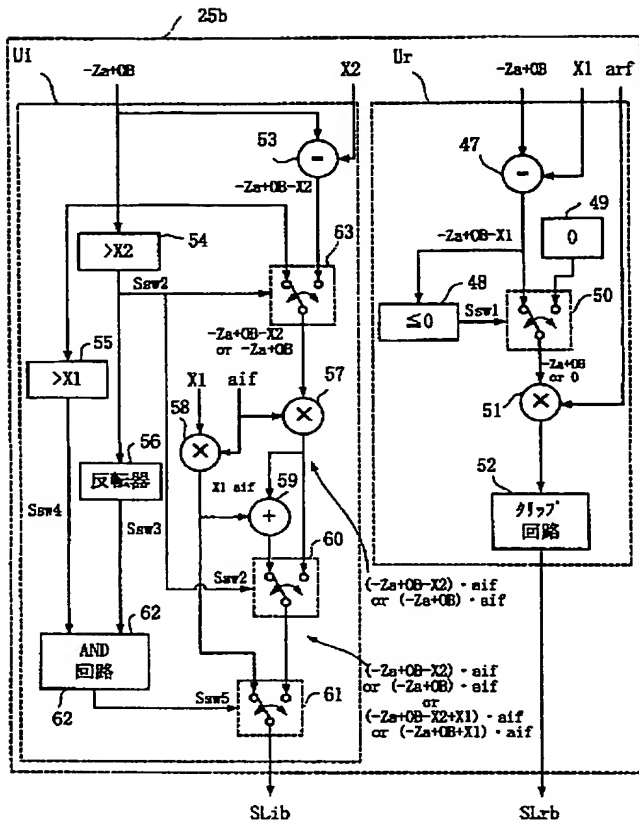
【図8】



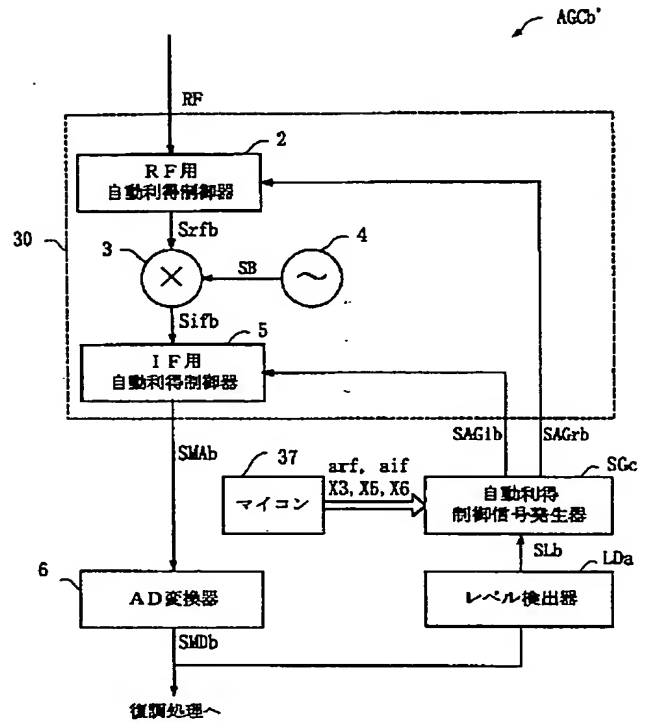
【図9】



【図11】

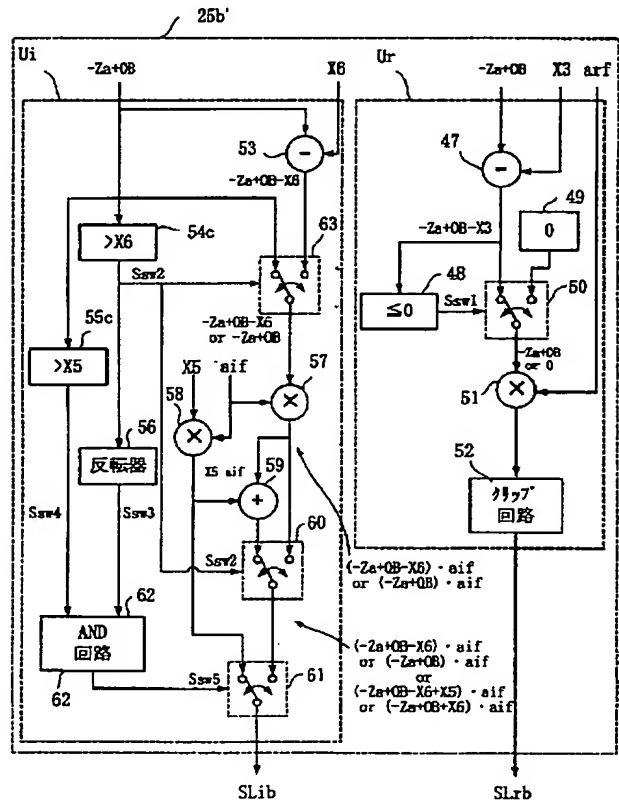
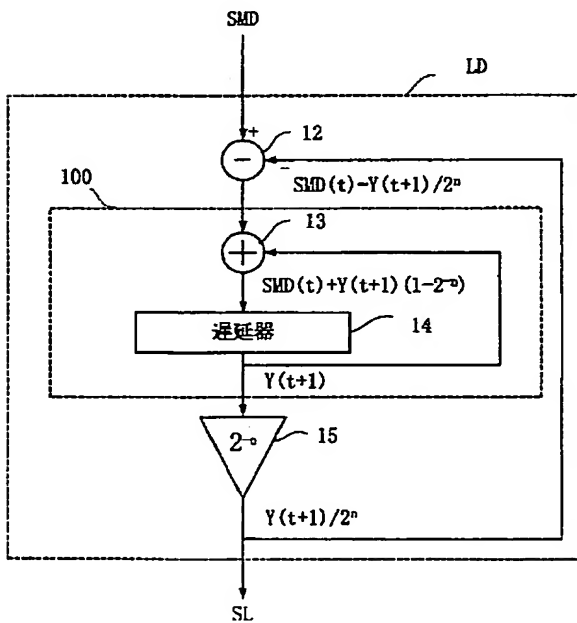


【図12】

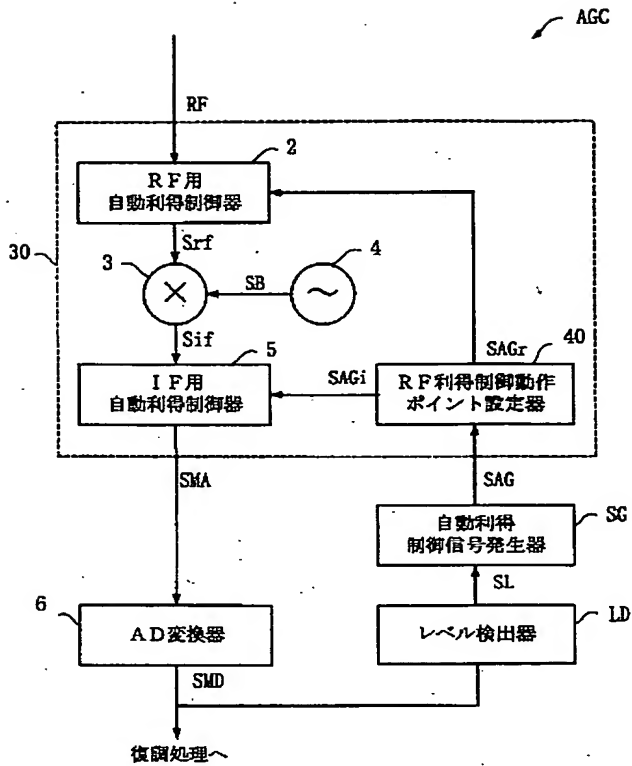


【図13】

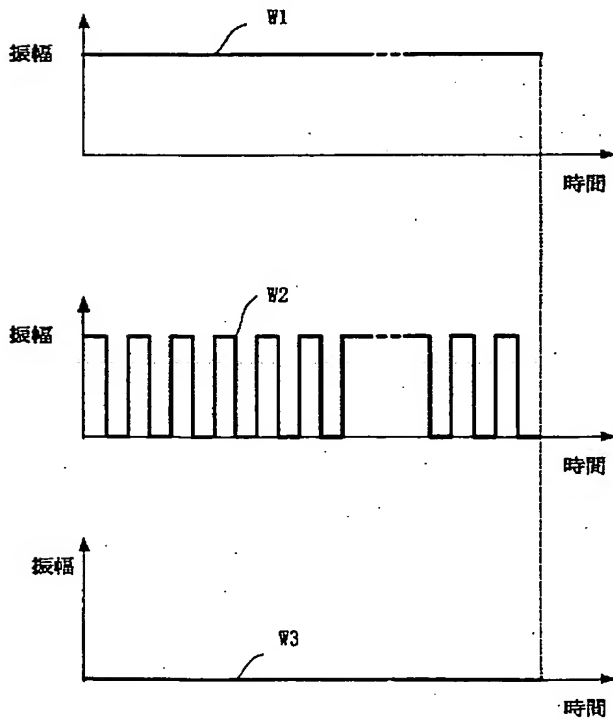
【図15】



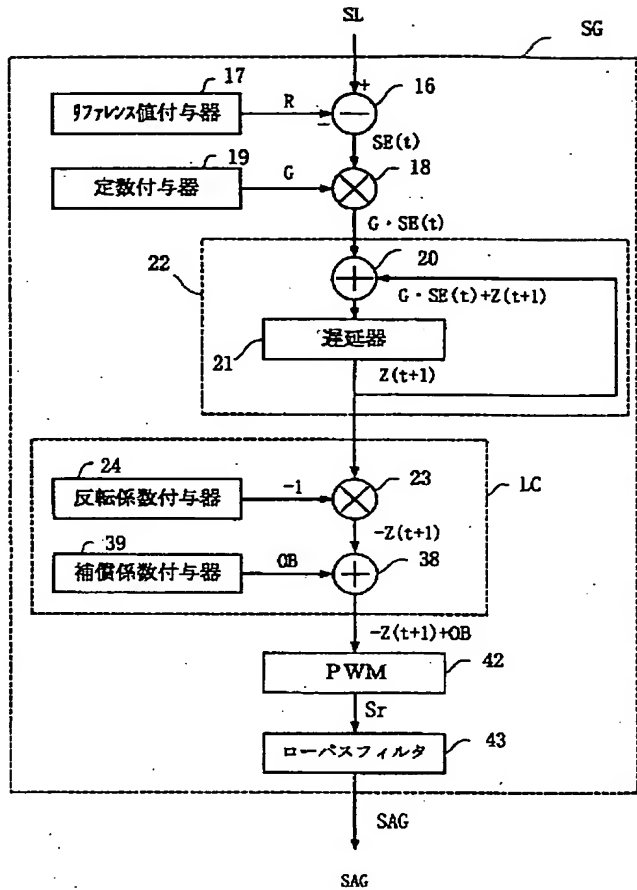
【図14】



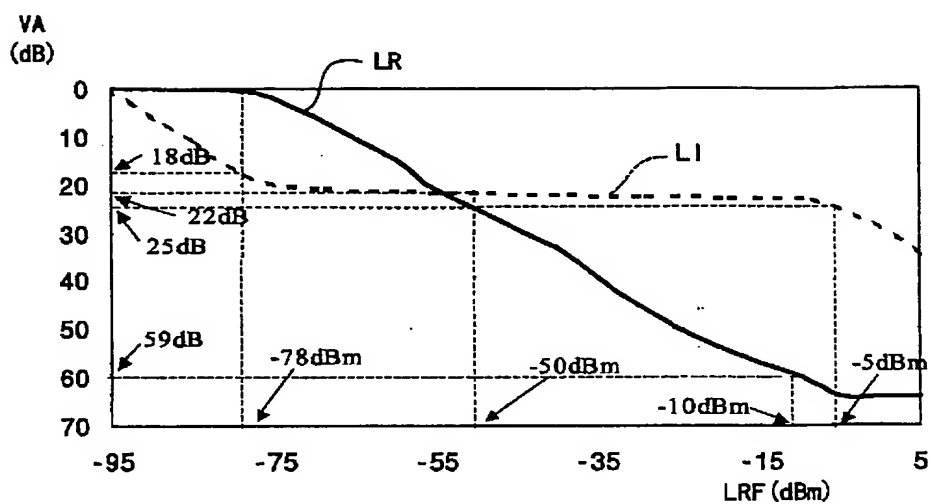
【図17】



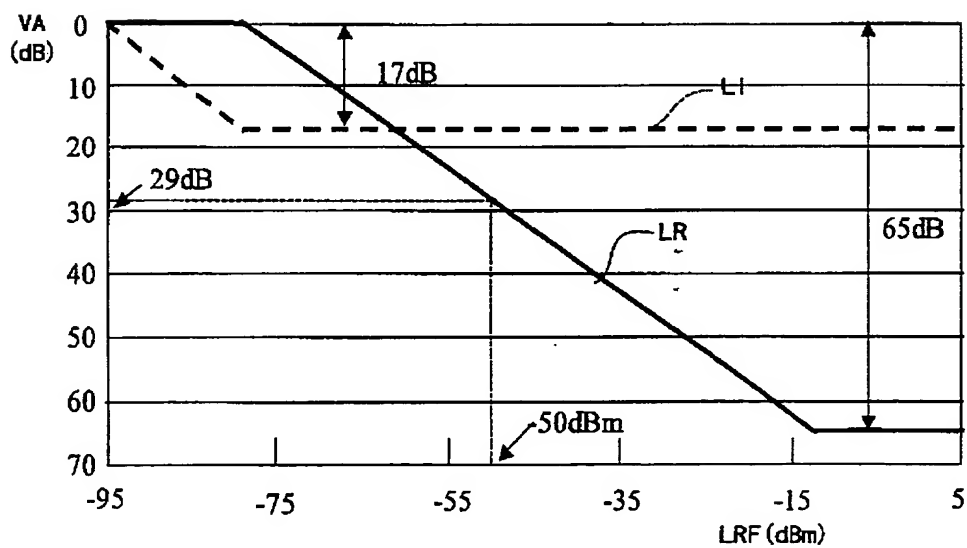
【図16】



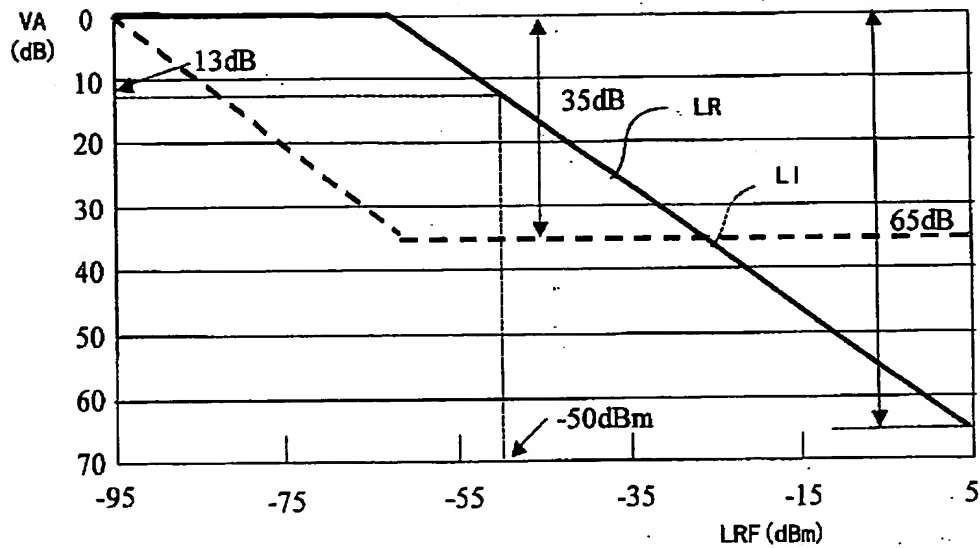
【図18】



【図19】



【図20】



フロントページの続き

(51)Int.Cl.⁷
H04N 5/52

識別記号

F I
H04N 5/52

テームコード(参考)

(72)発明者 上田 和也
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72)発明者 徳永 尚哉
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72)発明者 加藤 久也
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 尾関 浩明
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
Fターム(参考) 5C026 BA01 BA12
5J100 JA01 KA05 LA02 LA04 LA07
LA09 LA10 LA11 QA01 SA03
5K020 DD01 DD03 DD11 KK07 LL01
5K061 AA01 AA10 BB06 CC11 CC14
CC52 JJ06

THIS PAGE BLANK (USPTO)